

単一電源、差動入力、差動出力 AC アンプ回路

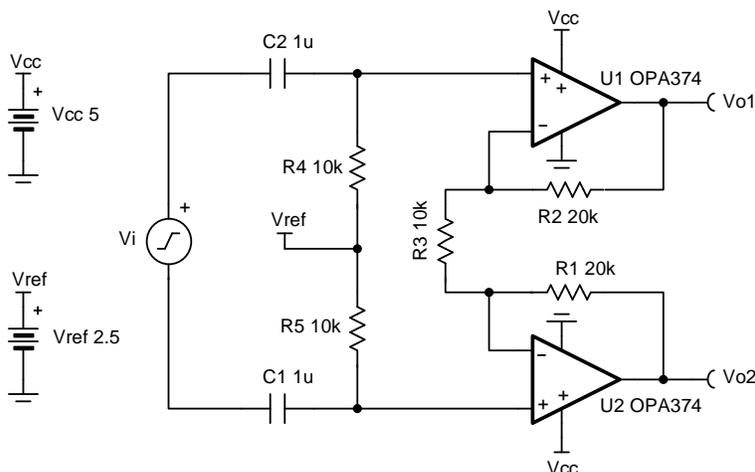
設計目標

差動入力 V_i		差動出力 ($V_{o1} - V_{o2}$)		電源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
-500mV	+500mV	-2.5V	+2.5V	+5	0V	+2.5V

下限カットオフ周波数	上限カットオフ周波数
16Hz	> 1MHz

設計の説明

この回路では 2 つのオペアンプを使用してディスクリート、単一電源の差動入力、差動出力アンプを構成します。この回路は、差動入力信号を差動出力信号に変換します。



デザイン・ノート

1. 高い DC 同相除去性能を維持するため、高精度抵抗を使って R_1 と R_2 を高精度で一致させます。
2. 熱雑音性能を犠牲にして必要な入力インピーダンスを一致させるには、 R_4 と R_5 を増やします。
3. 単一電源動作のバイアスは、 V_{cc} からグラウンドへの分圧器でも生成できます。
4. V_{ref} は計測アンプ・バイアスの出力電圧を電源電圧の 1/2 に設定し、出力が両方の電源レールまでスイングできるようにします。
5. C_1 と C_2 は、下限カットオフ周波数になるよう選択します。
6. 線形動作は、使用するディスクリート・オペアンプの入力同相および出力スイング範囲内であることが条件となります。線形出力スイング範囲は、オペアンプのデータシートの A_{ol} テスト条件に規定されています。

設計手順

1. この回路の伝達関数を次に示します。

$$V_{oDiff} = V_i \times G + V_{ref}$$

where V_i = the differential input voltage

V_{ref} = the reference voltage provided to the amplifier

$$G = 1 + 2 \times \left(\frac{R_1}{R_3} \right)$$

2. 同相除去性能を維持するため、抵抗 $R_1 = R_2$ を選択します。

Choose $R_1 = R_2 = 20 \text{ k}\Omega$ (Standard value)

3. 必要な入力インピーダンスを満たすように、抵抗 R_4 および R_5 を選択します。

Choose $R_4 = R_5 = 10 \text{ k}\Omega$ (Standard value)

4. 差動ゲインを設定するための R_3 を計算します。

$$\text{Gain} = 1 + \left(\frac{2 \times R_1}{R_3} \right) = 5 \frac{V}{V}$$

$$R_1 = R_2 = 20 \text{ k}\Omega$$

$$G = 1 + \frac{2 \times 20 \text{ k}\Omega}{R_3} = 5 \frac{V}{V} \rightarrow 5 \frac{V}{V} - 1 = \frac{40 \text{ k}\Omega}{R_3} = 4 \rightarrow R_3 = \frac{40 \text{ k}\Omega}{4} = 10 \text{ k}\Omega \text{ (Standard value)}$$

5. 基準電圧 V_{ref} を電源電圧の 1/2 に設定します。

$$V_{ref} = \frac{V_{cc}}{2} = \frac{5V}{2} \rightarrow V_{ref} = 2.5V$$

6. 下限カットオフ周波数を設定するため C_1 および C_2 を計算します。

$$f_c = \frac{1}{2 \times \pi \times R_4 \times C_1} = 16 \text{ Hz}$$

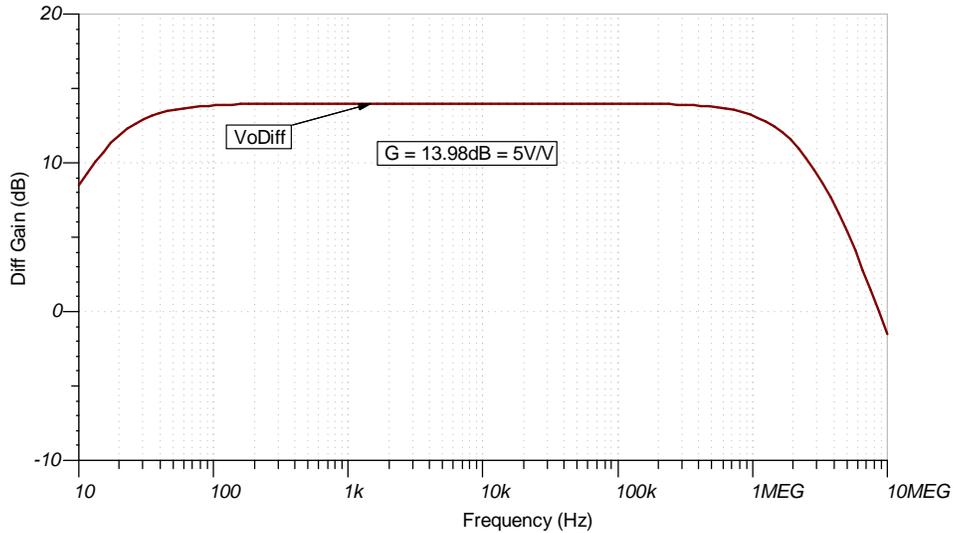
$$R_4 = R_5 = 10 \text{ k}\Omega$$

$$f_c = \frac{1}{2 \times \pi \times 10 \text{ k}\Omega \times C_1} = 16 \text{ Hz} \rightarrow C_1 = \frac{1}{2 \times \pi \times 10 \text{ k}\Omega \times 16 \text{ Hz}} = 0.99 \mu\text{F} \rightarrow C_1 = C_2 = 1 \mu\text{F} \text{ (Standard value)}$$

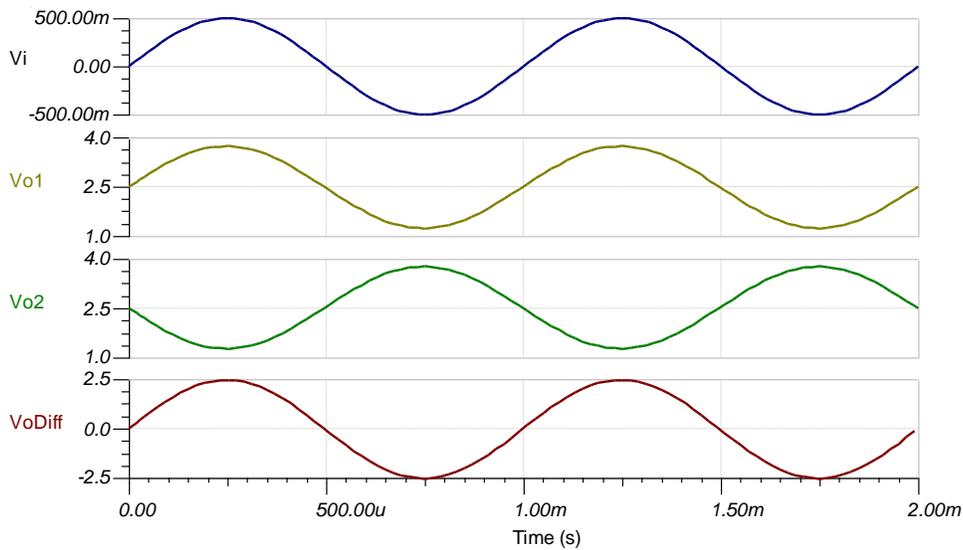
設計シミュレーション

ACシミュレーション結果

次の図で、下限 -3dB カットオフ周波数が約 16Hz で、上限カットオフ周波数は 1MHz を超え、設計の要求を満たしていることに注意してください。



過渡シミュレーション結果



関連資料

1. [アナログ・エンジニア向け回路クックブック](#)
2. [SPICE シミュレーション・ファイル: SBOMAU5](#)
3. [TI プレジジョン・ラボ](#)

設計に使用されるオペアンプ

OPA374	
V_{SS}	2.3V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	1mV
I_q	585 μ A/Ch
I_b	0.5pA
UGBW	6.5MHz
SR	5V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/opa374	

設計の代替オペアンプ

TLV9061	
V_{SS}	1.8V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	0.3mV
I_q	0.538mA
I_b	0.5pA
UGBW	10MHz
SR	6.5V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/tlv9061	

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated