

計装アンプを使用したスイッチト・キャパシタ SAR ADC 駆動回路

Art Kay, Bryan McKay

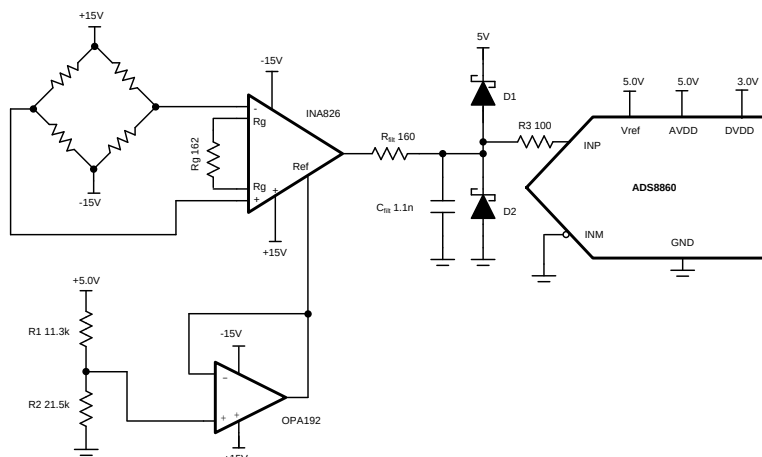
入力	ADC入力	デジタル出力ADS8860
-5mV	Out = 0.2V	0A3D _H または2621 ₁₀
15mV	Out = 4.8V	F5C3 _H または62915 ₁₀

電源					
AVDD	DVDD	V _{ref INA}	V _{ref}	V _{CC}	V _{EE}
5.0V	3.0V	3.277V	5.0V	+15V	-15V

設計の説明

計装アンプは、低レベルのセンサ出力を高レベル信号に変換してADCを駆動する一般的な方法です。通常、計装アンプは低ノイズ、低オフセット、低ドリフトに最適化されています。しかし、多くの計装アンプの帯域幅は最高サンプリング・レートでADCにおける電荷のキックバックを適切にセリングするのに十分ではありません。本書に、サンプリング・レートを調整して適切なセリングを実現する方法を示します。さらに、多くの計装アンプは高電圧電源用に最適化されており、高電圧出力(すなわち $\pm 15\text{V}$)を低電圧ADC (5Vなど)に接続する必要があります。この設計書に、ショットキー・ダイオードと直列抵抗を使用して、ADC入力を過電圧状態から保護する方法を示します。なお、以下の回路はブリッジ・センサを示していますが、この方法は多種多様なセンサに利用できます。この回路に変更を加えた『バッファ付き計装アンプを使用したスイッチト・キャパシタSAR ADC駆動回路』には、広帯域バッファを使用してサンプリング・レートを上げる方法を示しています。

この回路は、高精度の信号処理およびデータ変換を必要とする、あらゆるPLCのブリッジ・トランスデューサやアナログ入力モジュールに適しています。



Copyright © 2017, Texas Instruments Incorporated

仕様

仕様	計算結果	シミュレーション結果
サンプリング・レート	200ksps	200ksps、 $-6\mu\text{V}$ にセトリング
オフセット(ADC入力)	$40\mu\text{V} \cdot 306.7 = 12.27\text{mV}$	16mV
オフセット・ドリフト	$(0.4\mu\text{V}/^\circ\text{C}) \cdot 306.7 = 123\mu\text{V}/^\circ\text{C}$	NA
ノイズ	978 μV	874 μV

デザイン・ノート

1. ADCの入力範囲にマッチした入力振幅を実現するようにゲインを選定します。計装アンプの基準ピンを使用して、入力範囲にマッチするように信号オフセットをシフトします。これについては「[部品選定](#)」で述べます。
2. 入力ショットキー・ダイオード構成を使用して、入力電圧が絶対最大定格から逸脱するのを防ぎます。BAT54Sショットキーは、1つのパッケージに2つのダイオードを搭載しており、いずれもリーク電流が小さく、順方向電圧が低いので、この設計には最適です。これについては「[部品選定](#)」で述べます。
3. 大半の計装アンプの入力基準電圧を駆動するには、分圧器の後にバッファ・アンプが必要です。高精度の抵抗と高精度の低オフセット・アンプをバッファとして選定してください。この件の詳細については、『[Selecting the right op amp](#)』を参照してください。
4. 「[計測アンプの入力同相範囲を計算](#)」ソフトウェア・ツールを使用して、アンプの同相入力電圧範囲を確認します。
5. 歪みを最小限に抑えるために C_{CM1} 、 C_{CM2} 、 C_{DIF} 、 C_{fil} にC0Gコンデンサを選定します。
6. ゲイン設定抵抗 R_g には、0.1% 20ppm/ $^\circ\text{C}$ 以下の薄膜抵抗を使用します。この抵抗の誤差とドリフトがゲイン誤差とゲイン・ドリフトに直結します。
7. 『[TI Precision Labs – ADCs](#)』トレーニング・ビデオ・シリーズで、電荷バケツ回路の R_{fil} と C_{fil} の選定方法を説明しています。この方法はオペアンプ向けですが、計装アンプ向けに変更可能です。この件の詳細については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。

部品選定

- 出力振幅を0.2V～4.8Vに設定する計測アンプのゲイン設定抵抗を求めます。

$$\text{Gain} = \frac{V_{\text{out_max}} - V_{\text{out_min}}}{V_{\text{in_max}} - V_{\text{in_min}}} = \frac{4.9\text{V} - 0.2\text{V}}{5\text{mV} - (-10\text{mV})} = 306.7$$

$$\text{Gain} = 1 + \frac{49.4\text{k}\Omega}{R_g}$$

$$R_g = \frac{49.4\text{k}\Omega}{\text{Gain} - 1.0} = \frac{49.4\text{k}\Omega}{(306.7) - 1.0} = 151.6\Omega \text{ or } 162\Omega \text{ for standard 0.1\% resistor}$$

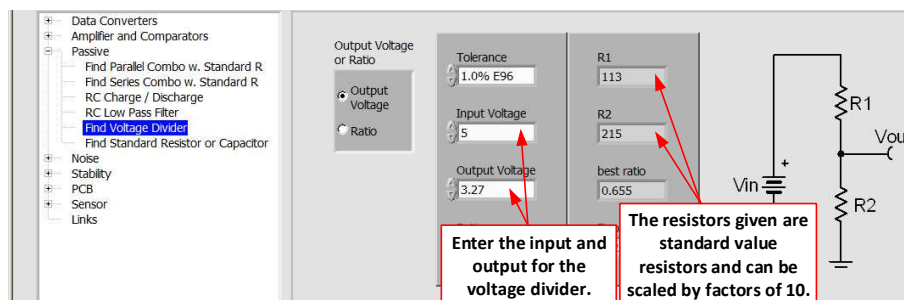
- 出力振幅を適切な電圧レベルにシフトするINA826の基準電圧(V_{ref})を求めます。

$$V_{\text{out}} = \text{Gain} \cdot V_{\text{in}} + V_{\text{ref_INA}}$$

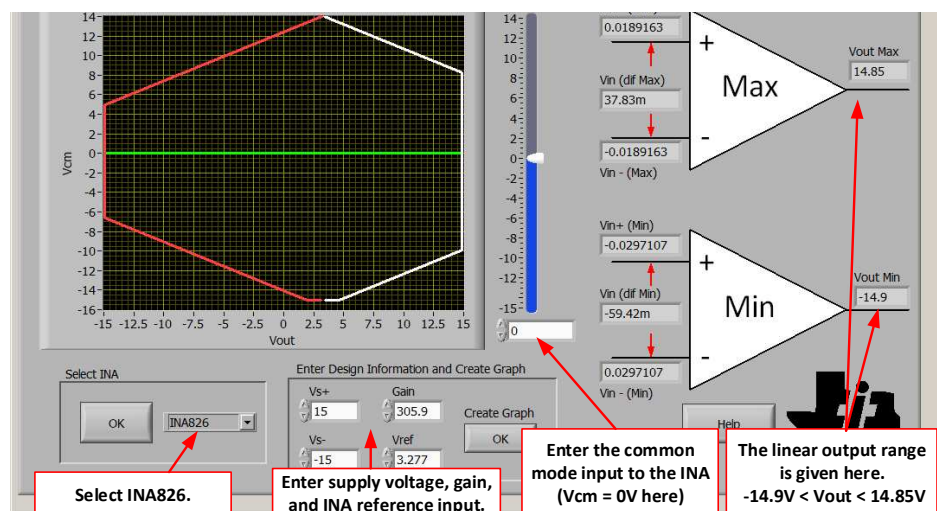
$$V_{\text{ref_INA}} = V_{\text{out}} - \text{Gain} \cdot V_{\text{in}} = 4.8\text{V} - \left(1 + \frac{49.4\text{k}\Omega}{162\Omega}\right) (5\text{mV}) = 3.27\text{V}$$

- INA826の基準電圧($V_{\text{ref}} = 3.27\text{V}$)を設定する標準値抵抗を選定します。「アナログ技術者向けカリキュレータ」(「PassiveFind Voltage Divider」)を使用して、分圧器の標準値を求めます。

$$V_{\text{ref_INA}} = \frac{R_2}{R_1 + R_2} \cdot V_{\text{in_div}} = \frac{21.5\text{k}\Omega}{11.3\text{k}\Omega + 21.5\text{k}\Omega} (5\text{V}) = 3.27\text{V}$$

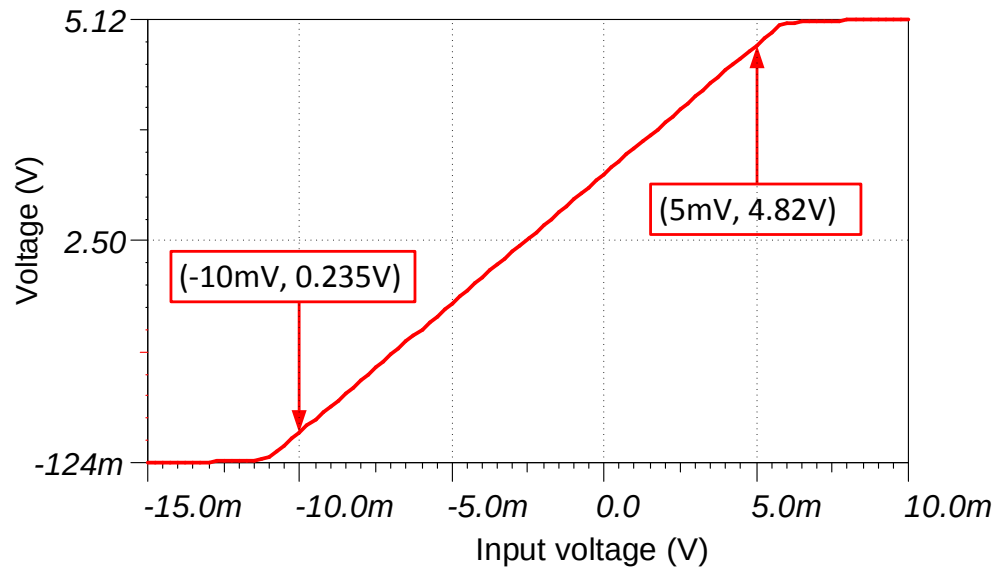


- 「計測アンプの入力同相範囲を計算」を使用して、INA826が同相入力電圧範囲を逸脱しているかどうかを確認します。



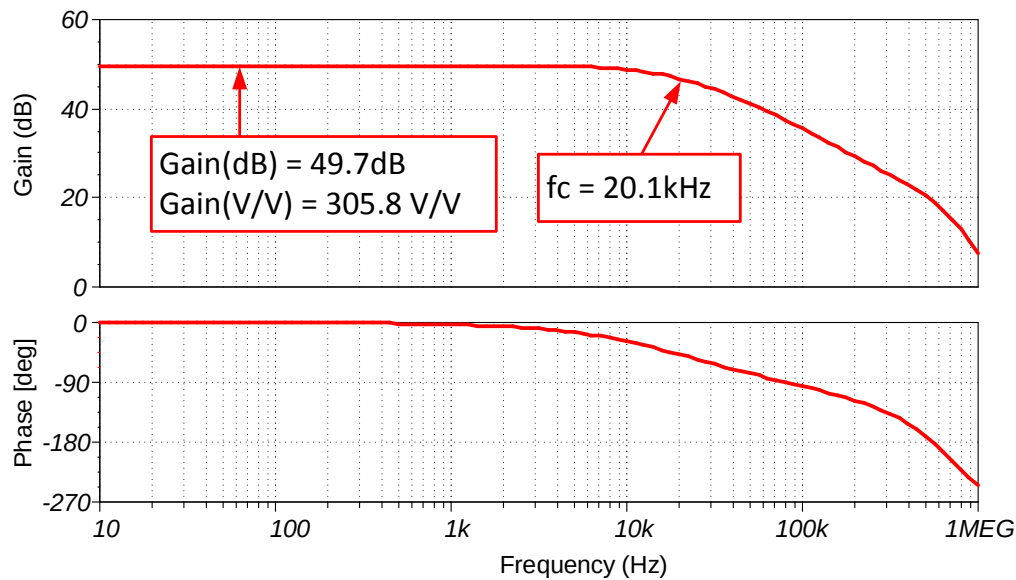
DC伝達特性

以下のグラフは、 $-5\text{mV} \sim +15\text{mV}$ の入力に対する線形出力応答を示しています。この件の詳しい理論については、『[Determining a SAR ADC's Linear Range when using Instrumentation Amplifiers](#)』を参照してください。なお、ADS8860を保護するために、ショットキー・ダイオードを使用して出力範囲を意図的に $-0.12\text{V} \sim 5.12\text{V}$ に制限しています。ショットキー・ダイオードを使用する理由は、順方向電圧降下が小さいため(一般に 0.3V 未満)出力制限値をADC電源電圧に極めて近く維持できるからです。ADS8860の絶対最大定格は $-0.3\text{V} < V_{in} < \text{REF} + 0.3\text{V}$ です。



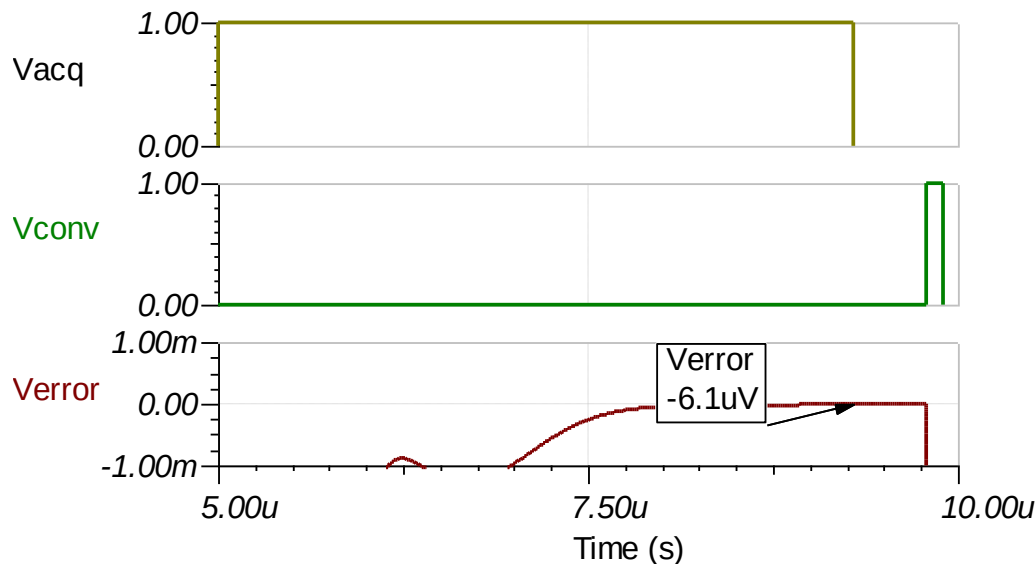
AC伝達特性

帯域幅のシミュレーション結果は 20.1kHz で、ゲインは 49.7dB であることから、線形ゲインは 305.8 となります。この件の詳細については、ビデオ・シリーズ『[Op Amps: Bandwidth 1](#)』を参照してください。



ADC過渡入力電圧セトリング・シミュレーション

以下のシミュレーションは、+15mV DC入力信号へのセトリングを示しています。このようなシミュレーションは、サンプル/ホールド・キックバック回路が適正に選定されていることを示します。この件の詳しい理論については、『[Introduction to SAR ADC Front-End Component Selection](#)』を参照してください。



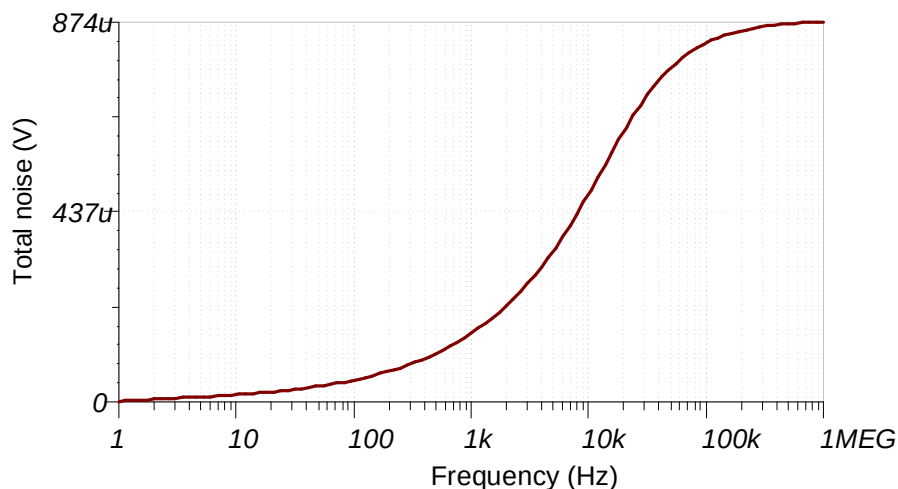
ノイズ・シミュレーション

以下の簡易なノイズ計算は概算用です。計装アンプが高ゲインであることから、そのノイズが支配的になるため、OPA192のノイズは無視します。

$$E_n = \text{Gain} \cdot \sqrt{e_{NI}^2 + \left(\frac{e_{NO}}{\text{Gain}} \right)^2} \cdot \sqrt{K_n \cdot t}$$

$$E_n = (305.8) \cdot \sqrt{(18\text{nV} / \sqrt{\text{Hz}})^2 + \left(\frac{110\text{nV} / \sqrt{\text{Hz}}}{305.8} \right)^2} \cdot \sqrt{1.57(20.1\text{kHz})} = 978\mu\text{V} / \sqrt{\text{Hz}}$$

計算結果とシミュレーション結果はよく一致しています。アンプ・ノイズ計算の詳しい理論については『[TI Precision Labs - Op Amps: Noise 4](#)』を、データ・コンバータのノイズについては『[Calculating the Total Noise for ADC Systems](#)』を参照してください。



オプションの入力フィルタ

以下の図は、よく使用されている計装アンプの入力フィルタを示しています。差動ノイズは C_{dif} でフィルタ処理され、同相ノイズは C_{cm1} および C_{cm2} でフィルタ処理されます。なお、 $C_{dif} \geq 10C_{cm}$ とすることを推奨します。これにより、部品の許容差が原因で同相ノイズが差動ノイズに変換されるのを防止できます。以下のフィルタは、15kHzの差動カットオフ周波数用に設計されています。

Let $C_{dif} = 1nF$ and $f_{dif} = 15kHz$

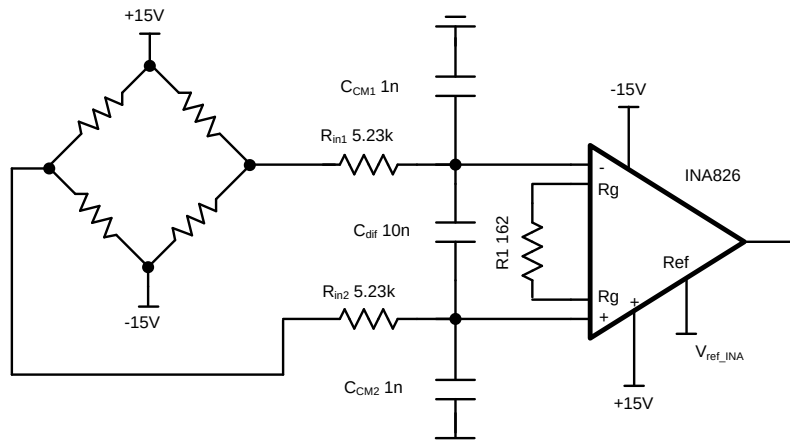
$$R_{in} < \frac{1}{4 \cdot \pi \cdot f_{dif} \cdot C_{dif}} = \frac{1}{4 \cdot \pi \cdot (15kHz) \cdot (1nF)} = 5.305k\Omega \text{ or } 5.23k\Omega \text{ for } 1\% \text{ standard value}$$

$$C_{cm} = \frac{1}{10} \cdot C_{dif} = 100pF$$

$$f_{cm} = \frac{1}{2 \cdot \pi \cdot R_{in} \cdot C_{cm}} = \frac{1}{2 \cdot \pi \cdot (5.23k\Omega) \cdot (100pF)} = 304kHz$$

$$f_{dif} = \frac{1}{4 \cdot \pi \cdot R_{in} \cdot \left(C_{dif} + \frac{1}{2}C_{cm}\right)} = \frac{1}{4 \cdot \pi \cdot (5.23k\Omega) \cdot \left(1nF + \frac{1}{2} \cdot 100pF\right)} = 14.5kHz$$

(1)



Copyright © 2017, Texas Instruments Incorporated

使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS8860	分解能: 16ビット、SPI、サンプル・レート: 1Msps、シングルエンド入力、Vref入力電圧範囲: 2.5V~5.0V	www.ti.com/product/ADS8860	www.ti.com/adcs
OPA192	帯域幅: 10MHz、レール・ツー・レール入出力、低ノイズ: 5.5nV/rtHz、低オフセット: $\pm 5\mu\text{V}$ 、低オフセット・ドリフト: $\pm 0.2\mu\text{V}/^\circ\text{C}$ (標準値)	www.ti.com/product/OPA192	www.ti.com/opamp
INA826	帯域幅: 1MHz (G = 1)、低ノイズ: 18nV/rtHz、低オフセット: $\pm 40\mu\text{V}$ 、低オフセット・ドリフト: $\pm 0.4\mu\text{V}/^\circ\text{C}$ 、低利得ドリフト: 0.1ppm/°C (標準値)	www.ti.com/product/INA826	www.ti.com/inas

設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

主要なファイルへのリンク

この設計のソース・ファイル - <http://www.ti.com/lit/zip/sbac184>

改訂履歴

改訂内容	日付	変更
A	2019 年 3 月	タイトルを大文字から普通の表記にし、タイトルのロールを「データ・コンバータ」に変更。回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated