

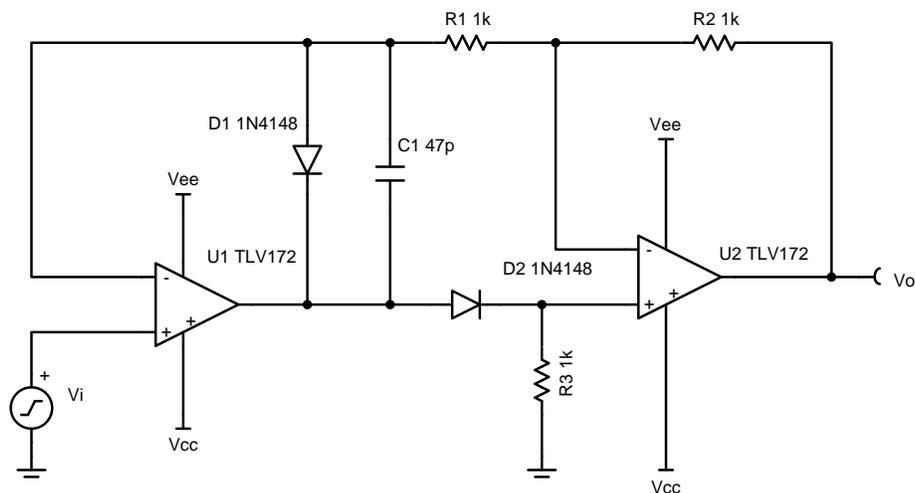
全波整流回路

設計目標

入力		出力		電源		
V_{iMin}	V_{iMax}	V_{oMin}	V_{oMax}	V_{cc}	V_{ee}	V_{ref}
$\pm 25mV$	$\pm 10V$	25mV	10V	15V	-15V	0V

設計の説明

この絶対値回路は、交流(AC)信号を単極性の信号に変換できます。この回路は、最高50kHzの周波数で $\pm 10V$ の入力信号、および最高1kHzの周波数で最低 $\pm 25mV$ の信号に対して、限定された歪みで動作します。



デザイン・ノート

- 十分な帯域幅と高いスルー・レートをもちオペアンプを必ず選択してください。
- より高い精度を求める場合は、オフセット電圧、ノイズ、全高調波歪み(THD)の低いオペアンプを探してください。
- ゲイン誤差を減らすため、公差0.1%の抵抗が選択されています。
- 選択したコンデンサ C_1 の値が大きすぎると、入力信号の極性が変化するとき遷移エッジに大きな歪みが発生します。オペアンプによっては、 C_1 が必要ない場合もあります。
- 高速スイッチング・ダイオードを使用してください。

設計手順

1. ゲイン抵抗を選択します。

- a. 正の入力信号のゲイン

$$\frac{V_o}{V_i} = 1 \frac{V}{V}$$

- b. 負の入力信号のゲイン

$$\frac{V_o}{V_i} = - \frac{R_2}{R_1} = - 1 \frac{V}{V}$$

2. 熱ノイズを減らし、ダイオードの逆リーク電流による電圧降下を最小化するよう、 R_1 と R_2 を選択します。これらの抵抗は、負の入力信号について、 U_1 と U_2 への負荷として現れます。

$$R_1 = R_2 = 1 \text{ k}\Omega$$

3. R_3 は、負の入力信号について、 U_2 の非反転ノードをGNDにバイアスさせます。 R_3 には、 R_1 および R_2 と同じ値を選択します。 U_1 は、正の入力信号について R_3 の負荷を駆動できる必要があります。

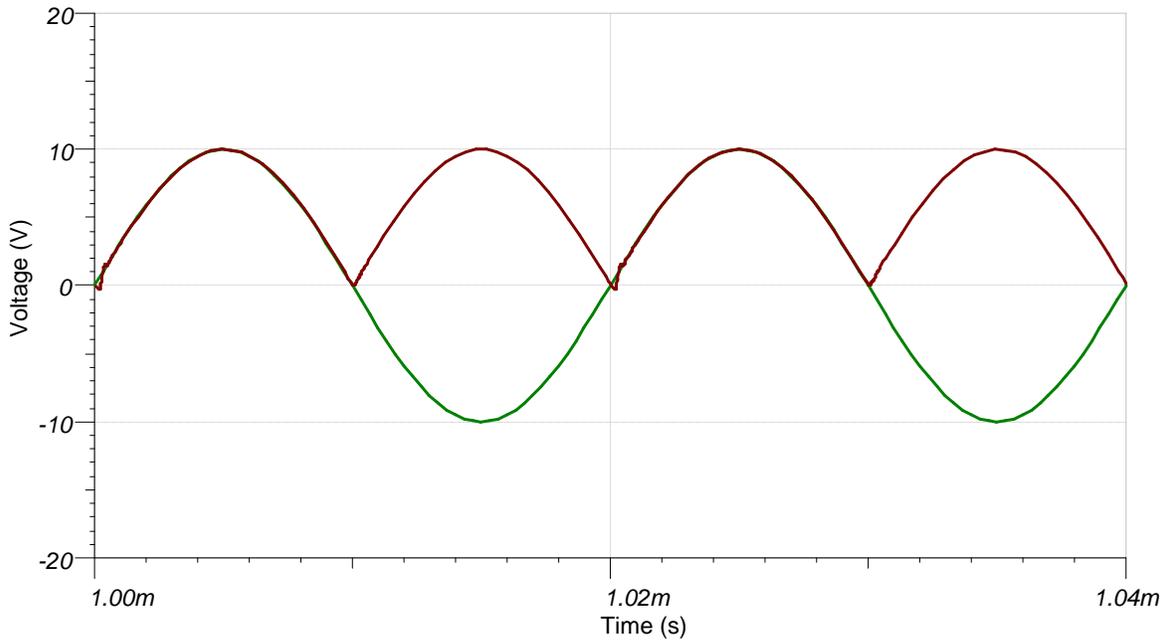
$$R_3 = 1 \text{ k}\Omega$$

4. 目標とする過渡応答に基づいて、 C_1 を選択します。詳細については、「設計の参照資料」セクションを参照してください。

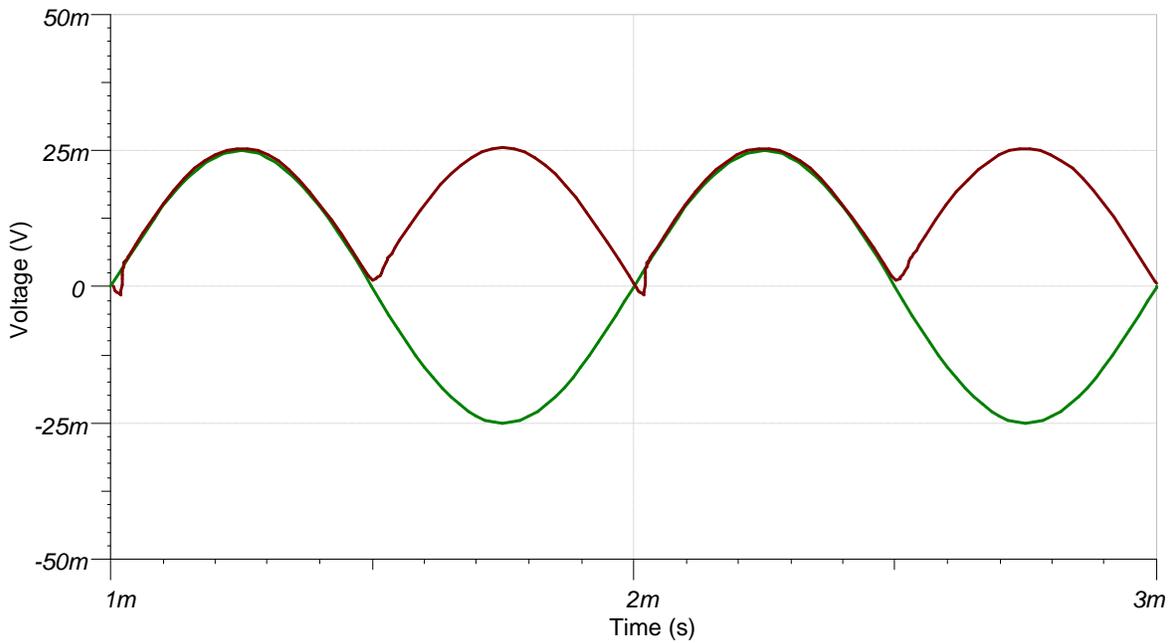
$$C_1 = 47\text{pF}$$

設計シミュレーション

過渡シミュレーション結果



50kHzで±10Vの入力



1kHzで±25mVの入力

設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル [SBOC517](#) を参照してください。

TIPD139 (www.tij.co.jp/tool/jp/tipd139) を参照してください。

設計に使用されるオペアンプ

TLV172	
V_{cc}	4.5V~36V
V_{inCM}	Vee~(Vcc-2V)
V_{out}	レール・ツー・レール
V_{os}	0.5mV
I_q	1.6mA/Ch
I_b	10pA
UGBW	10MHz
SR	10V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/tlv172	

設計の代替オペアンプ

OPA197	
V_{cc}	4.5V~36V
V_{inCM}	レール・ツー・レール
V_{out}	レール・ツー・レール
V_{os}	25 μ V
I_q	1mA/Ch
I_b	5pA
UGBW	10MHz
SR	20V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/opa197	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 回路クックブックのランディング・ページと SPICE シミュレーション・ファイルへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated