



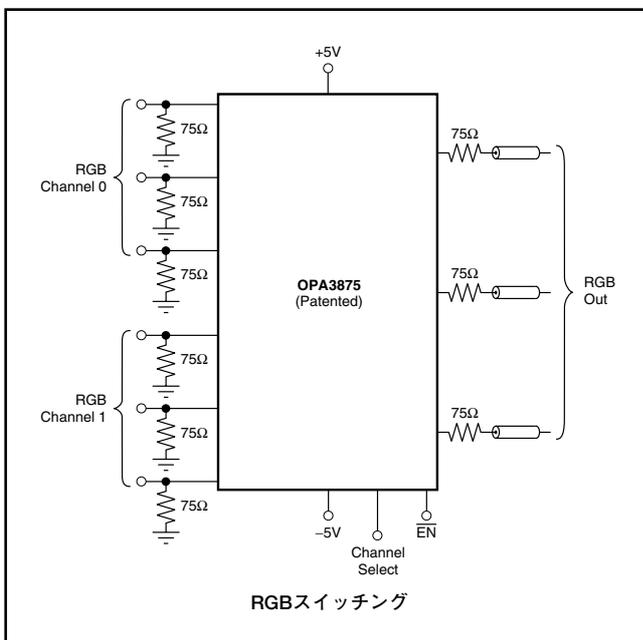
# トリプル 2 : 1 高速ビデオ・マルチプレクサ

## 特長

- 小信号帯域幅：700MHz ( $A_V = +2$ )
- $4V_{PP}$ 帯域幅：425MHz
- 0.1dBゲイン平坦度：150MHzまで
- チャンネル・スイッチング時間：4ns
- 低スイッチング・グリッチ：40mV<sub>PP</sub>
- スルーレート：3100V/ $\mu$ S
- 微分ゲイン / 微分位相：0.025%/0.025°
- 高ゲイン精度：2.0V/V  $\pm$ 0.4%

## アプリケーション

- RGBスイッチング
- LCDプロジェクタの入力選択
- ワークステーションのグラフィックス
- トリプルADCの入力マルチプレクサ
- LT1675とドロップイン・アップグレード



## 概要

OPA3875は、非常に広帯域の3チャンネル2:1マルチプレクサを小型のSSOP-16パッケージで提供します。OPA3875は、わずかチャンネルあたり11mAを消費し、大信号帯域幅(4V<sub>PP</sub>)が400MHz以上でゲインが2の3チャンネルのビデオ・アンプを提供します。ゲイン精度およびスイッチング・グリッチは、新しい入力段スイッチング技術(特許取得)を使用しているため、以前のソリューションより改善されています。この技術では、全体の閉ループ設計は維持しつつ、入力スイッチとして電流ステアリング回路を使用しています。この技術を使用することにより、各3チャンネル対におけるゲインの整合も大幅に改善されています(ゲインの不整合<0.2%)。OPA3875は、ゲイン2で小信号帯域幅が700MHzより大きく、ゲイン平坦度は150MHz以上まで標準で0.1dB以内です。

OPA3875のチップ・イネーブル機能の使用により、システム電力を低減することができます。チップ・イネーブル信号ラインを“High”にすると、OPA3875の全電源電流は900 $\mu$ A以下まで低減されます。複数のOPA3875出力を相互に多重化し、チップ・イネーブルを使用してアクティブなチャンネルを選択すると、3チャンネル出力へ接続可能な入力数が増加します。

OPA3875の1つのチャンネルだけがが必要な場合、OPA875の使用を推奨します。

OPA3875				
SELECT	ENABLE	RED OUT	GREEN OUT	BLUE OUT
1	0	R0	G0	B0
0	0	R1	G1	B1
X	1	Off	Off	Off

### OPA3875関連製品

	説明
OPA875	シングル・チャンネルOPA3875
OPA4872	クワッド510MHz 4:1マルチプレクサ
OPA3693	トリプル650MHzビデオ・バッファ

すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



# 静電気放電対策

これらのデバイスは、限定的な ESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時は、MOS ゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

## 製品情報 (1)

製品名	パッケージ	パッケージ・コード	仕様温度範囲	パッケージ 捺印	製品型番	出荷形態、数量
OPA3875	SSOP-16	DBQ	-45°C ~ +85°C	OP3875	OPA3875IDBQ	レール75
					OPA3875IDBQR	テープ・リール2500

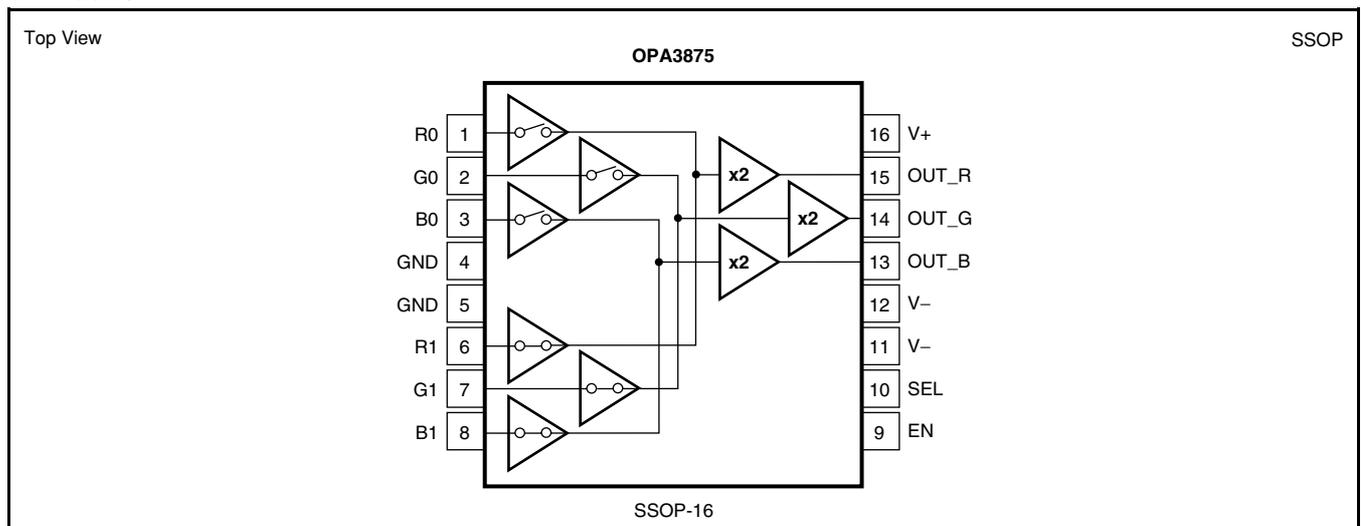
(1) 最新のパッケージおよびご注文情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、またはTIのWebサイト (www.ti.com) をご覧ください。

## 絶対最大定格

動作温度範囲内 (特に記述のない限り)

	OPA3875	単位
電源 (Vs : V+ / V-)	±6.5	V
内部消費電力	熱的特性の解析を参照	
入力電圧範囲	±Vs	V
保存温度範囲	-65 ~ +125	°C
端子温度 (半田付け、10秒)	+260	°C
動作接合部温度	+150	°C
連続動作接合部温度	+140	°C
ESD 定格		
HBM (Human Body Model)	2000	V
CDM (Charge Device Model)	1500	V
MM (Machine Model)	200	V

## ピン構成



# 電気的特性：V<sub>S</sub> = ±5

G = +2, R<sub>L</sub> = 150Ω (特に記述のない限り)

パラメータ	測定条件	OPA3875				単位	MIN/MAX	テスト・レベル <sup>(1)</sup>
		TYP	温度範囲でのMIN/MAX値					
		+25°C	+25°C <sup>(2)</sup>	0°C ~ 70°C <sup>(3)</sup>	-40°C ~ +85°C <sup>(3)</sup>			
<b>AC特性</b>	図1参照							
小信号帯域幅	V <sub>O</sub> = 200mV <sub>pp</sub> , R <sub>L</sub> = 150Ω	700	525	515	505	MHz	min	B
大信号帯域幅	V <sub>O</sub> = 4V <sub>pp</sub> , R <sub>L</sub> = 150Ω	425	390	380	370	MHz	min	B
0.1dBのゲイン平坦度の帯域幅	V <sub>O</sub> = 200mV <sub>pp</sub>	150				MHz	typ	C
最大小信号ゲイン	V <sub>O</sub> = 200mV <sub>pp</sub> , R <sub>L</sub> = 150Ω, f = 5MHz	2.0	2.02	2.03	2.05	V/V	max	B
最小小信号ゲイン	V <sub>O</sub> = 200mV <sub>pp</sub> , R <sub>L</sub> = 150Ω, f = 5MHz	2.0	1.98	1.97	1.95	V/V	min	B
SFDR	10MHz, V <sub>O</sub> = 2V <sub>pp</sub> , R <sub>L</sub> = 150Ω	-68	-65	-64	-63	dBc	max	B
入力電圧ノイズ	f > 100kHz	6.7	7.0	7.2	7.4	nV/√Hz	max	B
入力電流ノイズ	f > 100kHz	3.8	4.2	4.6	4.9	pA/√Hz	max	B
NTSC微分ゲイン (DG)	R <sub>L</sub> = 150Ω	0.025				%	typ	C
NTSC微分位相 (DP)	R <sub>L</sub> = 150Ω	0.025				°	typ	C
スルーレート	V <sub>O</sub> = ±2V	3100	2800	2700	2600	V/μs	min	B
立ち上がり時間および立ち下がり時間	V <sub>O</sub> = 0.5V Step	460				ps	typ	C
	V <sub>O</sub> = 1.4V Step	600				ps	typ	C
<b>チャンネル間特性</b>								
ゲイン・マッチング	チャンネル間, R <sub>L</sub> = 150Ω	±0.05	±0.25	±0.3	±0.35	%	max	A
	全入力, R <sub>L</sub> = 150Ω	±0.1	±0.5	±0.6	±0.7	%	max	A
出力オフセット・ミスマッチ	3出力すべて	±3	±9	±10	±12	mV	max	A
オール・ホスチル・クロストーク	f = 50MHz, R <sub>L</sub> = 150Ω	-50				dB	typ	C
チャンネル間クロストーク	f = 50MHz, R <sub>L</sub> = 150Ω	-58				dB	typ	C
<b>チャンネルおよびチップ・セレクト特性</b>								
SEL (チャンネル・セレクト) スイッチング時間	R <sub>L</sub> = 150Ω	4				ns	typ	C
EN (チップ・セレクト) スイッチング時間	ターン・オン	9				ns	typ	C
	ターン・オフ	60				ns	typ	C
SEL (チャンネル・セレクト) スイッチング・グリッチ	全入力はグラウンド、75Ω終端時	40				mV <sub>pp</sub>	typ	C
EN (チップ・セレクト) スイッチング・グリッチ	全入力はグラウンド、75Ω終端時	15				mV <sub>pp</sub>	typ	C
オール・ホスチル・ディスエーブル・フィードスルー	50MHz、チップはディスエーブル (EN = High)	-68				dB	typ	C
ロジック0の最大値	EN, SEL		0.8	0.8	0.8	V	max	B
ロジック1の最小値	EN, SEL		2.0	2.0	2.0	V	min	B
ENロジック入力電流	0V ~ 4.5V	75	100	125	150	μA	max	A
SELロジック入力電流	0V ~ 4.5V	160	200	250	300	μA	max	A
<b>DC特性</b>								
出力オフセット電圧	R <sub>IN</sub> = 0Ω, G = +2V/V	±2.5	±14	±15.8	±17	mV	max	A
平均出力オフセット電圧ドリフト	R <sub>IN</sub> = 0Ω, G = +2V/V			±50	±50	μV/°C	max	B
入力バイアス電流		±5	±18	±19.5	±20.5	μA	max	A
平均入力バイアス電流ドリフト				±40	±40	nA/°C	max	B
ゲイン誤差 (2V/Vに対して)	V <sub>O</sub> = ±2V	0.4	1.4	1.5	1.6	%	max	A
<b>入力</b>								
入力電圧範囲		±2.8				V	typ	C
入力抵抗		1.75				MΩ	typ	C
入力容量	選択されたチャンネル	0.9				pF	typ	C
	非選択のチャンネル	0.9				pF	typ	C
	チップ・ディスエーブル時	0.9				pF	typ	C

(1) テスト・レベル：(A) +25°Cで100%試験。温度範囲全体でのリミットは、評価およびシミュレーションで設定。

(B) リミットは評価およびシミュレーションで設定。(C) 標準値のみ設定。

(2) +25°C試験仕様については、接合部温度 = 周囲温度。

(3) 温度範囲全体の仕様では、低温リミットについては、接合部温度 = 周囲温度。高温リミットについては、接合部温度 = 周囲温度 + 36°C。

## 電気的特性： $V_S = \pm 5$

$G = +2$ ,  $R_L = 150\Omega$  (特に記述のない限り)

パラメータ	測定条件	OPA3875				単位	MIN/ MAX	テスト・ レベル <sup>(1)</sup>
		TYP	温度範囲での MIN/MAX 値					
		+25°C	+25°C <sup>(2)</sup>	0°C ~ 70°C <sup>(3)</sup>	-40°C ~ +85°C <sup>(3)</sup>			
<b>出力</b>								
出力電圧範囲		±3.5	±3.4	±3.35	±3.3	V	min	A
出力電流	$V_O = 0V$ 、リニア動作	±70	±50	±45	±40	mA	min	A
出力抵抗	チップ・イネーブル時	0.3				$\Omega$	typ	C
	チップ・ディスエーブル時の最大値	800	912	915	918	$\Omega$	max	A
	チップ・ディスエーブル時の最小値	800	688	685	682	$\Omega$	min	A
出力容量	チップ・ディスエーブル時	2				pF	typ	C
<b>電源</b>								
規定動作電圧		±5				V	typ	C
最小動作電圧			±3.0	±3.0	±3.0	V	min	B
最大動作電圧			±6.3	±6.3	±6.3	V	max	A
最大無信号時消費電流	チップ・セレクト時、 $V_S = \pm 5V$	33	34	35	36	mA	max	A
最小無信号時消費電流	チップ・セレクト時、 $V_S = \pm 5V$	33	31	30	27	mA	min	A
最大無信号時消費電流	非チップ・セレクト時	0.9	1.2	1.4	1.5	mA	max	A
電源除去比 (+PSRR)	入力換算	56	50	48	47	dB	min	A
	(-PSRR) 入力換算	55	51	49	48	dB	min	A
<b>熱的特性</b>								
Dパッケージの規定温度範囲		-40 ~ +85				°C	typ	C
熱抵抗 $\theta_{JA}$	接合・周囲間							
DBQ SSOP-16		85				°C/W	typ	C

代表的特性： $V_S = \pm 5V$

$G = +2$  and  $R_L = 150\Omega$  (特に記述のない限り)

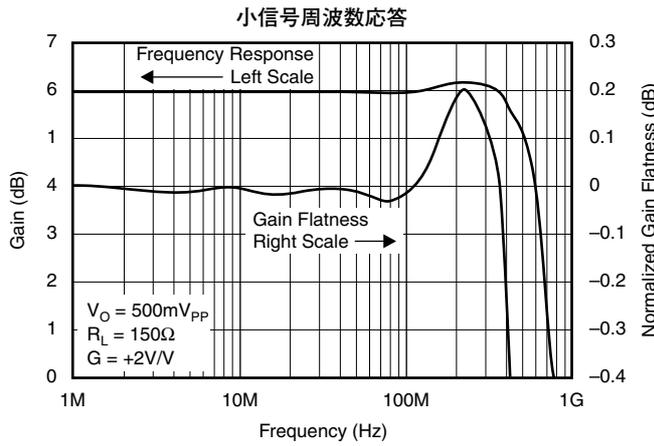


図1

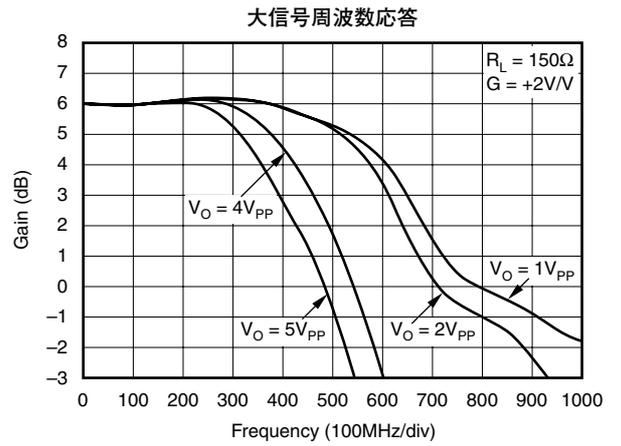


図2

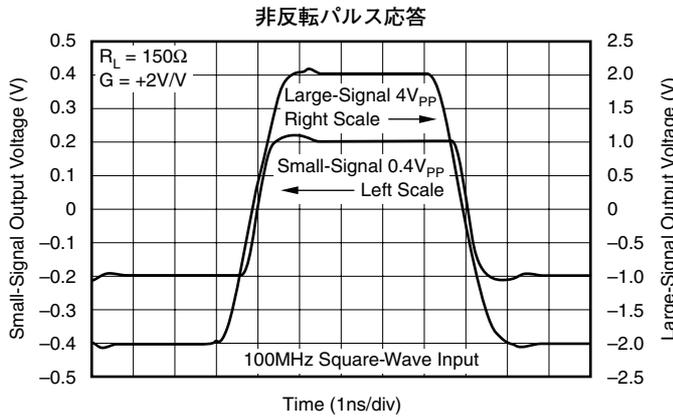


図3

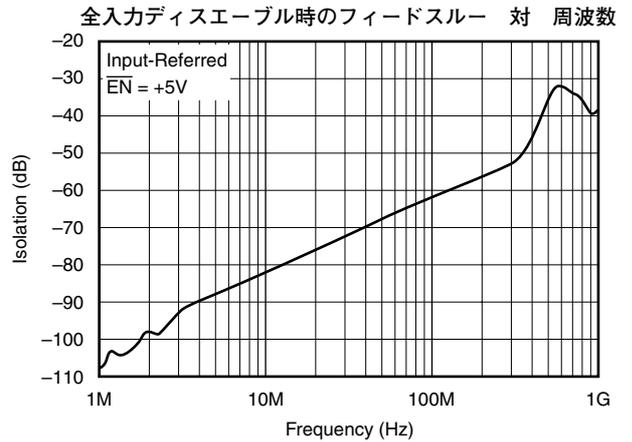


図4

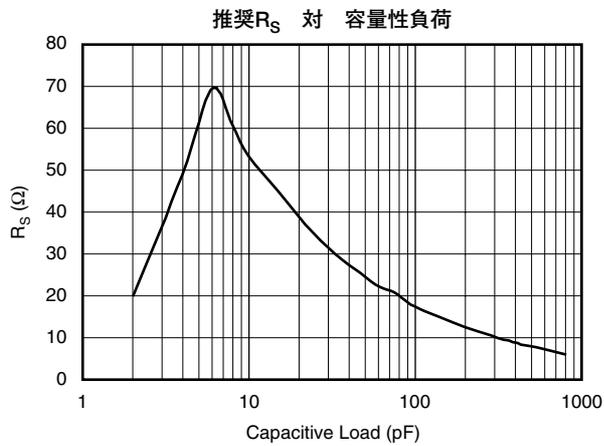


図5

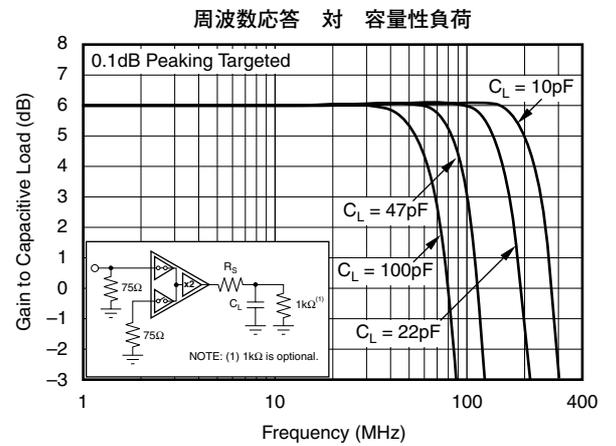


図6

# 代表的特性： $V_S = \pm 5V$

$G = +2$  and  $R_L = 150\Omega$  (特に記述のない限り)

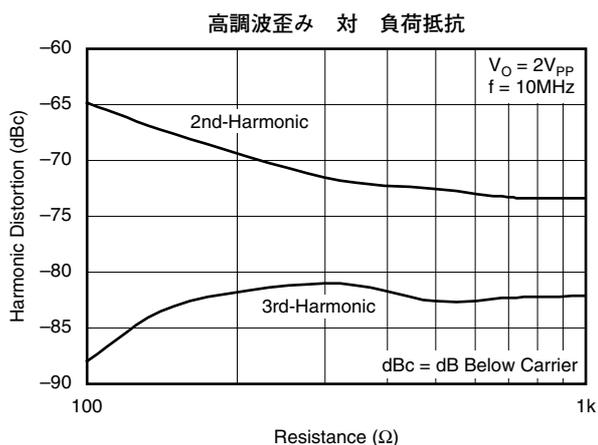


図7

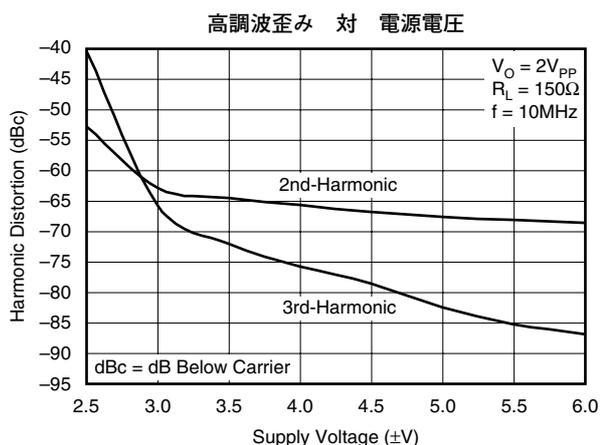


図8

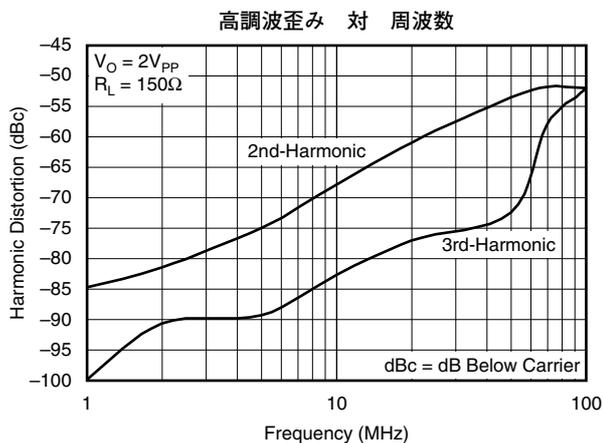


図9

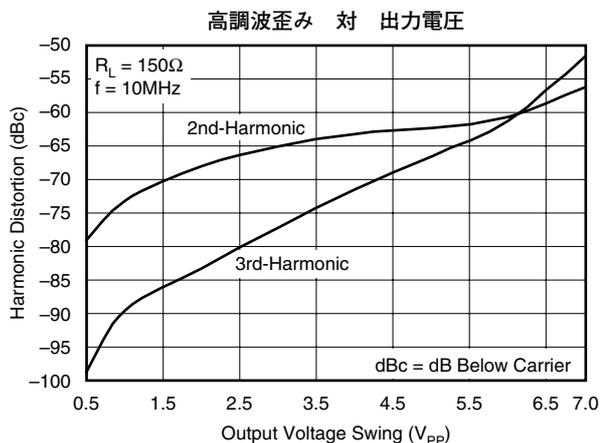


図10

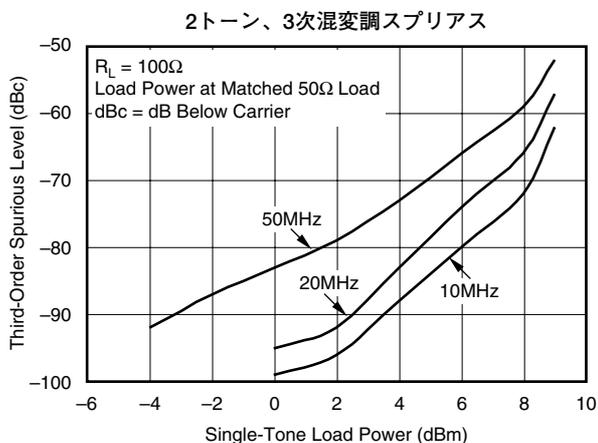


図11

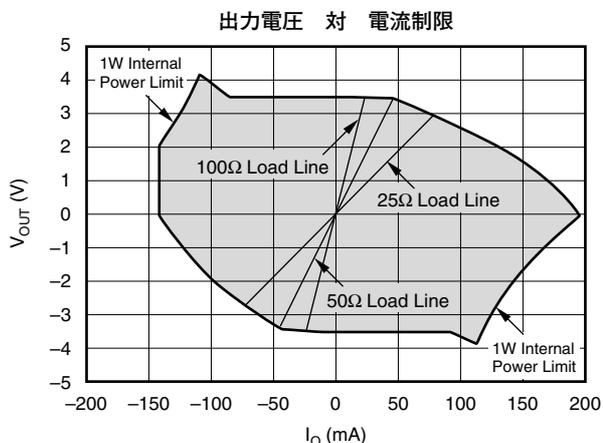


図12

代表的特性： $V_S = \pm 5V$

$G = +2$  and  $R_L = 150\Omega$  (特に記述のない限り)

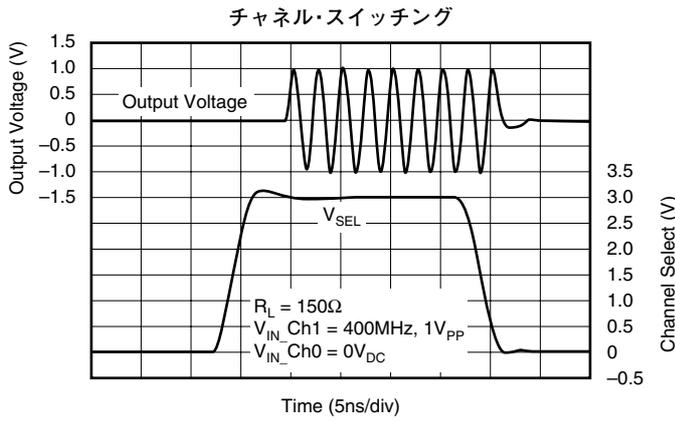


図13

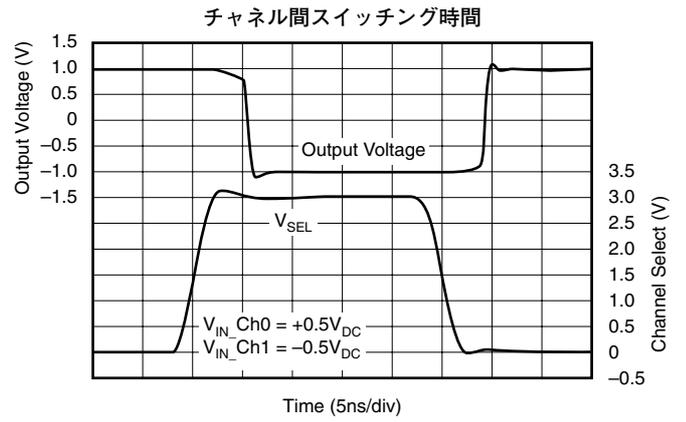


図14

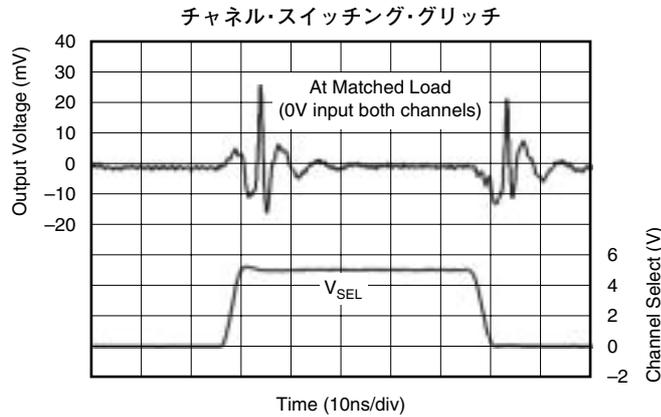


図15

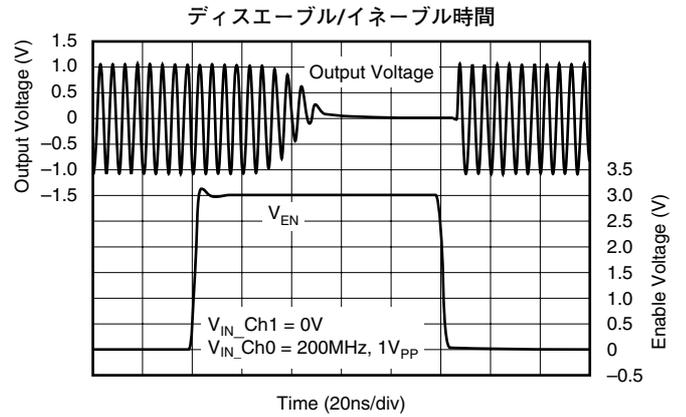


図16

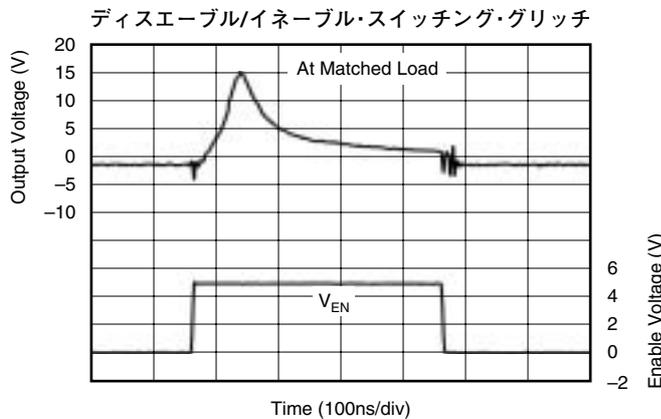


図17

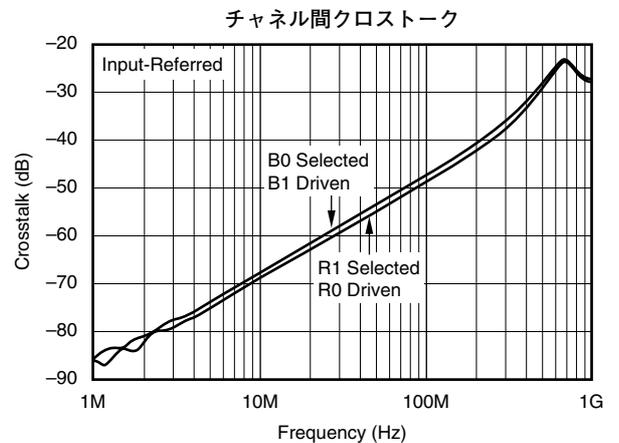


図18

## 代表的特性： $V_S = \pm 5V$

$G = +2$  and  $R_L = 150\Omega$  (特に記述のない限り)

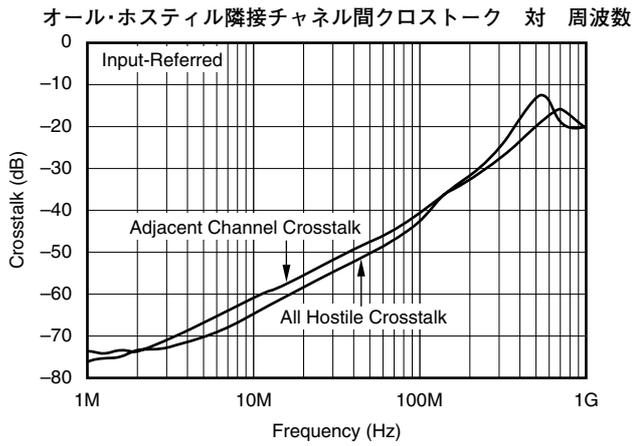


図19

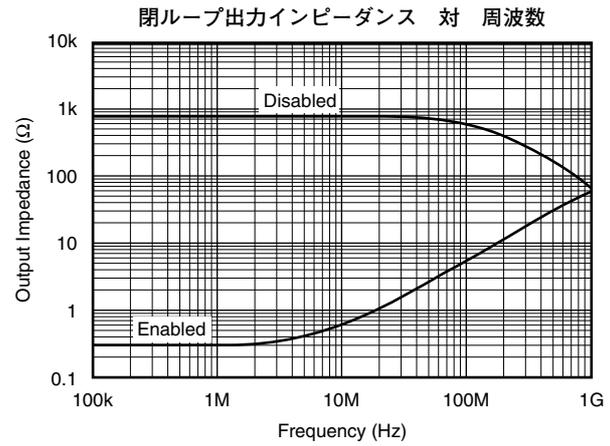


図20

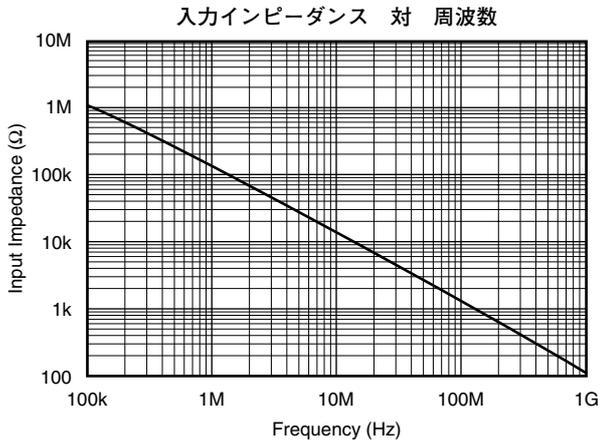


図21

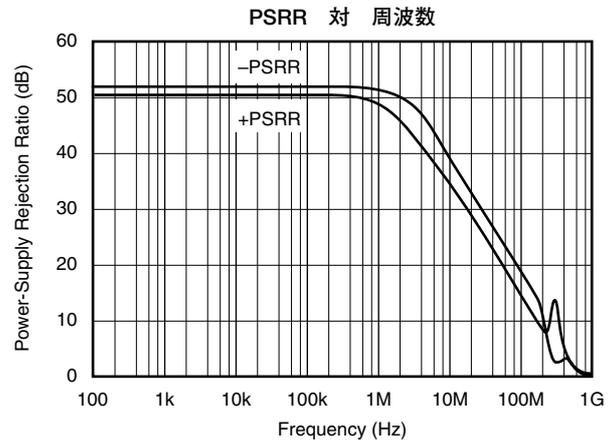


図22

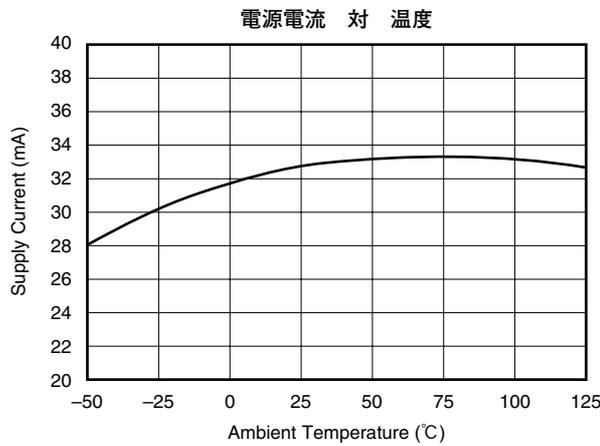


図23

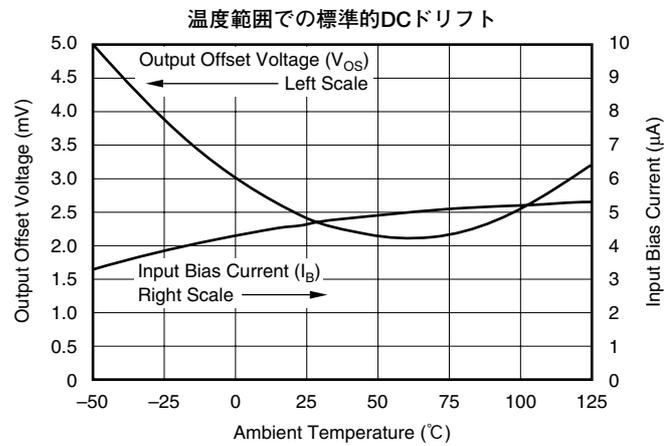


図24

代表的特性： $V_S = \pm 5V$

$G = +2$  and  $R_L = 150\Omega$  (特に記述のない限り)

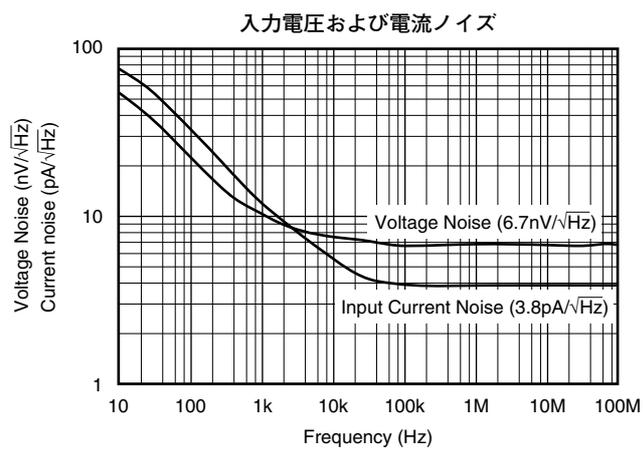


図25

# アプリケーション情報

## 2:1高速ビデオ・マルチプレクサ動作

OPA3875は、先頭ページでRGB信号について図示したように、3組の2:1高速ビデオ・マルチプレクサとして使用できます。図26は先頭ページの図を単純にしたものであり、1出力とその入力および出力のインピーダンス整合用抵抗を示しています。

## RGBビデオ・インバータ

図27に、先に示したRGBスイッチング回路を拡張したものを示します。図27では、チャンネル1に非反転信号を入力し、チャンネル2に反転信号を入力します。また、OPA3875の出力インピーダンスは75Ωに設定されています。この回路の入力部を見ると、非反転ノードにリファレンス電圧を印加したインバータ構成の固定ゲインのOPA3693により、RGB信号が反転されています。このリファレンス電圧(0.714Vに設定)は、入力信号がAC結合(ここでは図示されていない)なので、OPA3693の出力にてゲインが1になります。このバイアス電圧は、ビデオ信号の負方向への振れを防止するために必要です。また、75Ωの入力整合インピーダンスが、ここでは92Ωと402Ωの並列の組み合わせにより設定されていることに注意願います。シンク、カラー・バーストおよびブランキングがあれば、それらを妨害しないようにするため、反転アンプは“Active Video”の期間だけオンされます。

## ロゴ・インサータ

図28に、ピクチャ・イン・ピクチャのオーバーレイの原理を示します。ピクチャはU1を通り、オーバーレイされる信号はU2を通ります。チャンネル2には0.714Vのリファレンス電圧があり、ピクチャの一部を白でハイライトするために使用されます(NTSC関連のRGB信号の場合)。どれだけの白信号が通るか、それはOPA3875の各々の直列出力抵抗とともに、セレクト1およびセレクト2端子の組み合わせにより決まります。ビデオケーブルの出力インピーダンス75Ωと整合をとるために、直列出力抵抗(RおよびnR)の並列合成値は75Ωである必要があります。また、2本のセレクト端子により、2制御ビットが与えられます。したがって、n = 2を選択すると、0%ハイライト(原ビデオ信号のまま)、33%ハイライト、66%ハイライト、および100%ハイライト(すべて白)に設定することができます。n = 3と設定すると、0%、25%、75%、および100%ハイライトに設定可能、などとなります。

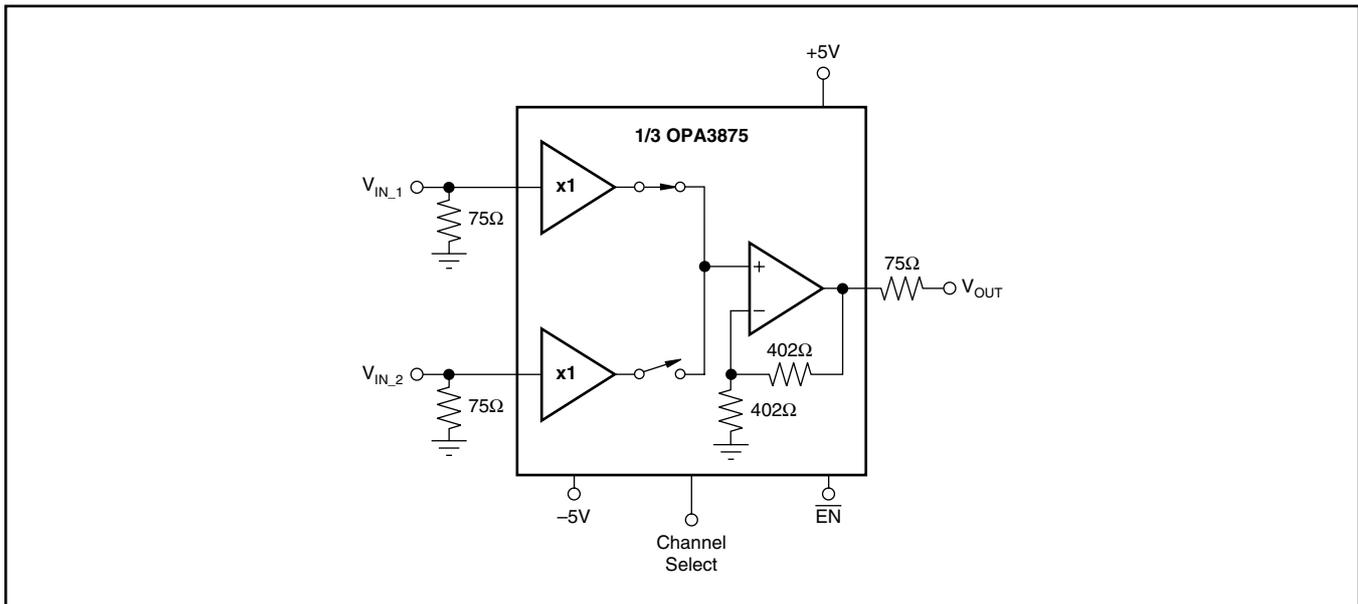


図26. 高速ビデオ・マルチプレクサ

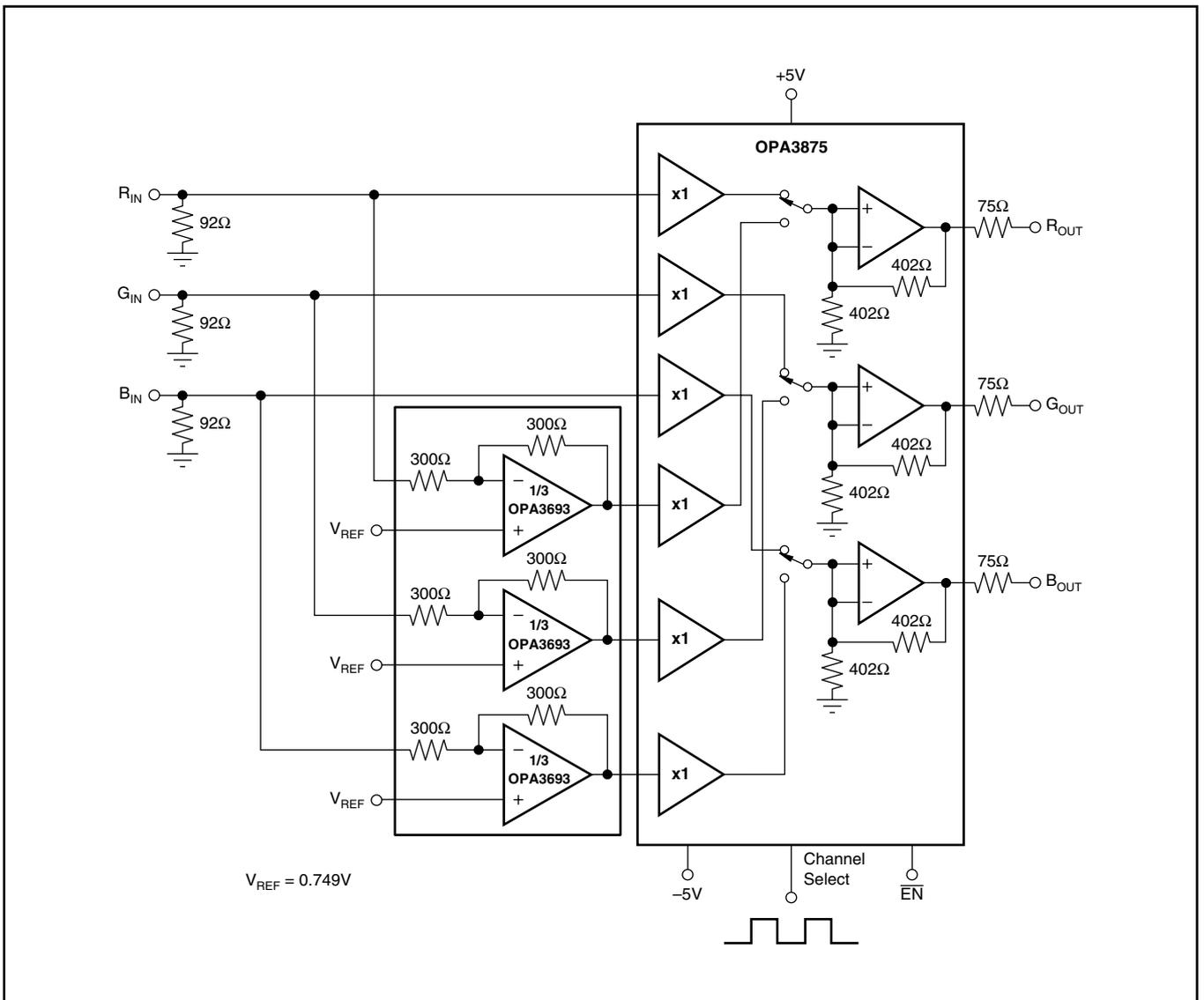


図27. RGBビデオ・インバータ

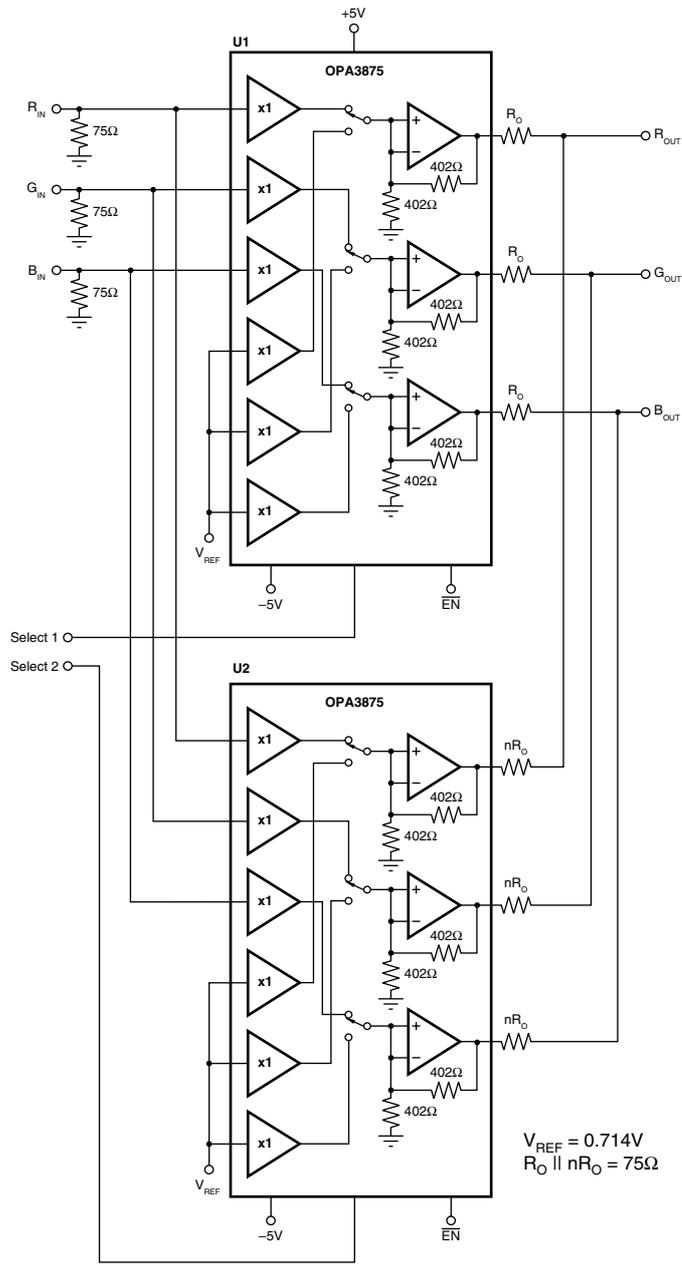


図28. ログ・インサータ

## ADC入力マルチプレクサ

図29に、高速データ収集シグナル・チェーンでマルチプレクサとして使用されるOPA3875を示します。

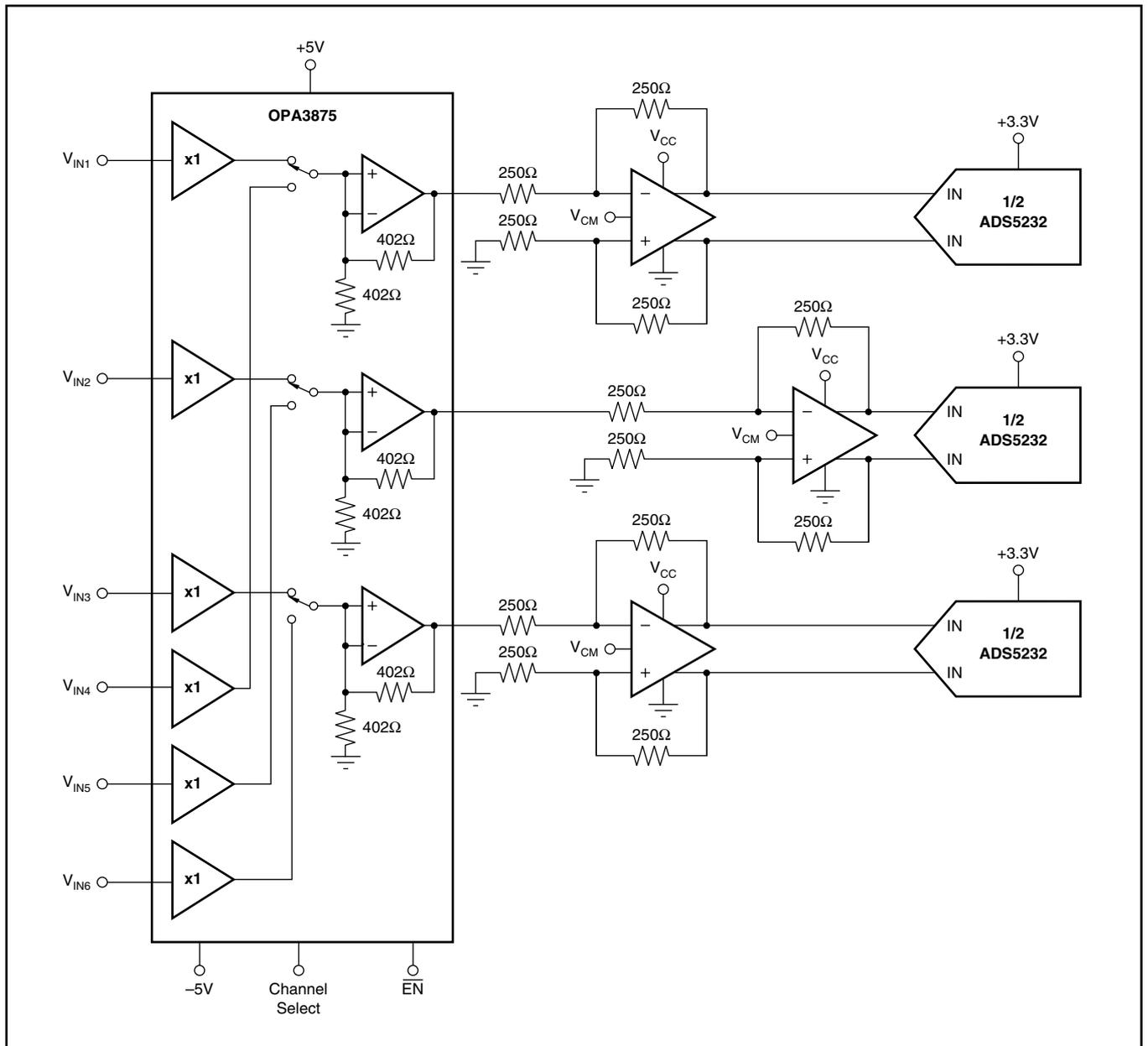


図29. ADC入力マルチプレクサ

## 設計ツール

### デモ・ボード

OPA3875を用いた回路性能の初期の評価をサポートするため、プリント回路基板(PCB)が用意されています。ユーザーガイドと共に部品未実装のPCBとして、無料で提供されています。この基板に関する情報を表1に示します。

製品	パッケージ	注文番号	文献番号
OPA3875IDBQ	SSOP-16	DEM-OPA-SSOP-3E	SBOU043

表1. OPA3875デモ・ボード

デモ・ボードは、テキサス・インスツルメンツのウェブサイト(www.ti.com)のOPA3875製品フォルダから注文できます。

### マクロモデルおよびアプリケーション・サポート

アナログ回路およびアナログ・システムの性能を解析する場合、SPICEによる回路性能のコンピュータ・シミュレーションが役立つことが多くあります。このことは、寄生容量および寄生インダクタンスが回路性能に大きく影響する、ビデオおよびRFアンプ回路に特に当てはまります。OPA875のSPICEモデルは、テキサス・インスツルメンツのウェブサイトwww.ti.comから入手できます。これらのモデルを3個使用して、OPA3875をシミュレーションします。これらモデルは様々な動作条件下で、小信号のACおよび遷移特性の予測に良く役立ちます。しかし、高調波歪みやdG/dP特性の予測には向いていません。また、パッケージ毎の小信号AC特性を識別したり、チャンネル間の影響を予測したりしません。

## 推奨動作

### 容量性負荷のドライブ

最も取り扱いが困難で、かつ最も一般的な負荷条件が容量性負荷です。容量性負荷としては、ADCの入力回路の場合が当てはまります。これには、ADCの直線性を改善するために推奨される外付け容量が含まれます。OPA3875のような高速デバイスは、容量性負荷が出力端子に直に接続されると、安定性の低下および閉ループ応答のピーキングという影響を非常に受けやすいと言えます。デバイスのオープン・ループ出力抵抗を考慮すると、この容量性負荷により信号パスに位相余裕を低減する余分な極が形成されます。この問題に対するデバイス外部からのソリューションが、いくつか提案されています。主要な検討対象が周波数応答の平坦度、パルス応答の忠実度、あるいは歪みの場合、最も単純かつ効果的なソリューションは、直列分離抵抗を容量性負荷とアンプ出力の間に挿入して、容量性負荷を帰還ループから分離することです。この分離抵抗はループ応答から極を排除しませんが、それをシフトし、かつ高周波にゼロを追加します。この追加のゼロは、容量性負荷の極による位相遅れを相殺するように働きます。その結果、位相余裕が増加し、安定性が改善されます。

「代表的特性」では、推奨 $R_S$ 対容量性負荷のグラフと、その結果として容量性負荷における周波数応答を示しています。それぞれ図5および図6をご覧ください。寄生の容量性負荷が2pF以上あると、OPA3875の性能が低下し始めます。長いPCBトレース、不整合のケーブル、および複数のデバイスへの配線により、この2pFという値は容易に超えてしまいます。この影響を常に慎重に考慮し、推奨の直列抵抗をOPA3875の出力端子にできるだけ近く配置します(「基板レイアウトのガイドライン」節を参照)。

## DC精度

OPA3875は優れたDC信号精度を提供します。出力DCオフセット電圧に影響するパラメータは、以下の通りです。

- 出力オフセット電圧
- 入力バイアス電流
- ゲイン誤差
- 電源除去比
- 温度

ここで、温度とゲイン誤差のパラメータは別にすると、出力オフセット電圧は、式(1)のように表すことができます。

$$V_{OSO\_envelope} = V_{OSO} + (R_S \cdot I_b) \times G \pm |5 - (V_{S+})| \times 10^{-\frac{PSRR+}{20}} \pm |-5 - (V_{S+})| \times 10^{-\frac{PSRR-}{20}} + V_{CM} \times 10^{-\frac{CMRR}{20}} \quad (1)$$

ここに、

$V_{OSO}$  : 出力オフセット電圧

$R_S$  :  $R_0$ 、 $R_1$ 、 $G_0$ 、 $G_1$ 、 $B_0$ 、または $B_1$ から見た入力抵抗

$I_b$  : 入力バイアス電流

$G$  : ゲイン

$V_{S+}$  : 正電源電圧

$V_{S-}$  : 負電源電圧

$PSRR+$  : 正電源のPSRR

$PSRR-$  : 負電源のPSRR

先頭ページの図において、最悪ケースの+25°Cオフセット電圧、入力バイアス電流、およびPSRRの特性値を使い、±6Vでの動作ということで評価すると、式(2)によって最悪ケースの出力が得られます。すなわち、

$$\pm 14\text{mV} + 75\Omega \times \pm 14\mu\text{A} \times 2 \pm |5 - 6| \times 10^{-\frac{50}{20}} \pm |-5 - (-6)| \times 10^{-\frac{51}{20}} = \pm 22.7\text{mV} \quad (2)$$

## 歪み特性

OPA3875は、±5V電源で100Ωの負荷に対して優れた歪み特性を提供します。別のソリューションに比較すると、OPA3875は軽負荷に対して勝れた歪み特性を示します。一般に、基本信号が非常に高い周波数あるいは大電力レベルに達するまでは、歪みは2次高調波に支配され、3次高調波成分は無視できます。そこで、2次高調波に着目して負荷インピーダンスを増加すると、そのまま歪みが改善されます。また、電源デカップリング用コンデンサ(0.01μF)を電源端子間に付加すると(バイポーラ動作時)、2次高調波歪みがわずかに(3dB～6dB)改善されます。

ほとんどのオペアンプでは、出力電圧振幅を増加すると、高調波歪みが増加します。「代表的特性」の図10には、2次高調波は予測される2倍レートより少し低く増加し、3次高調波は予測される3倍レートより少し低く増加していることが示されています。試験時の電力が倍になる場合、2次高調波は予測の6dBより低く増加し、3次高調波は予測の12dBより低く増加します。同じことが2トーン3次混変調スプリアス(IM3)応答曲線でも現れています。3次のスプリアス・レベルは、出力電力が低レベルのとき非常に低くなっています。また、基本波電力が非常に高いレベルに達しても、出力段では3次スプリアス・レベルが低く保たれています。「代表的特性」の図11が示すように、スプリアス混変調電力は従来のインターセプト・モデルにより予測されるようには増加しません。基本波の電力レベルが増加しても、ダイナミック・レンジは大幅には低減しません。20MHzを中心とする2トーンで、整合のとれた50Ω負荷へ4dBm/トーンの場合(すなわち、負荷において各トーンが1V<sub>pp</sub>であり、2トーンのエンベロープ全体で4V<sub>pp</sub>が出力端子にて必要)、「代表的特性」の図11では、テスト・トーン電力と3次混変調スプリアス・レベルとの間に82dBcの差異が示されています。

## ノイズ特性

OPA3875は、電圧および電流のノイズ項で優れたバランスを提供し、低出力ノイズを実現しています。非反転ノードから見たAC信号源インピーダンスが100Ωより小さい場合、この電流ノイズは全体の出力ノイズに対して大きく寄与しません。図30に、ノイズ項をすべて含んだ本デバイスのノイズ解析モデルを示します。このモデルでは、すべてのノイズ項がノイズ電圧密度(nV/√Hz)あるいはノイズ電流密度(pA/√Hz)としてあります。

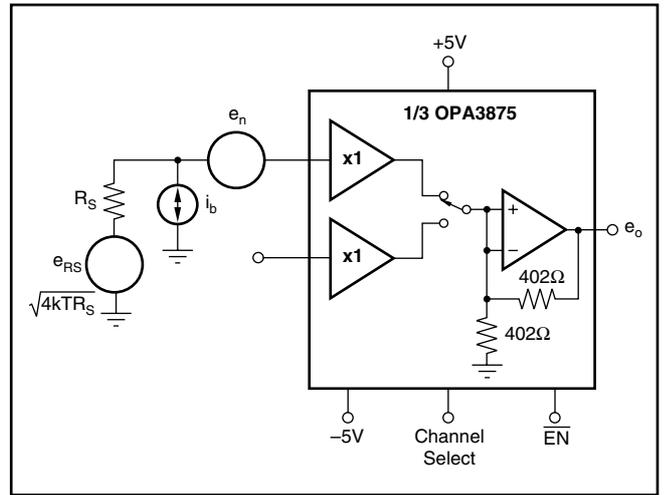


図30. ノイズ・モデル

全体の出力スポット・ノイズは、すべての出力ノイズ電圧要因の2乗和の平方根として計算することができます。式(3)に、図30で示す項を用いた出力ノイズ電圧の一般形を示します。

$$e_o = 2\sqrt{e_n^2 + (i_b R_s)^2 + 4kTR_s} \quad (3)$$

この式をデバイスのゲイン(2V/V)で除すと、非反転入力における等価入力換算スポット・ノイズ電圧が式(4)のように得られます。

$$e_n = \sqrt{e_n^2 + (i_b R_s)^2 + 4kTR_s} \quad (4)$$

これら2式を図26に示すOPA3875の回路および部品値について評価すると、13.6nV/√Hzの合計出力スポット・ノイズ電圧と、6.8nV/√Hzの合計等価入力スポット・ノイズ電圧が得られます。この合計の入力換算スポット・ノイズ電圧は、電圧ノイズ単体の最大値仕様の6.7nV/√Hzよりも大きいです。この数値には、入力バイアス電流ノイズと信号源抵抗との積により出力に加算されたノイズが反映されています。

## 熱的特性の解析

極端な動作条件下では、ヒートシンクや強制エアフローが必要になります。本データシートで述べたように、最大ジャンクション温度により最大内部許容電力消費が決定されます。ただし、どのような場合でも最大ジャンクション温度が+150°Cを超えてはなりません。

動作ジャンクション温度 ( $T_J$ ) は、 $T_A + P_D \times \theta_{JA}$  で与えられます。全体の内部電力消費 ( $P_D$ ) は、無信号時消費電力 ( $P_{DQ}$ ) および負荷電力を供給するために出力段で消費される電力 ( $P_{DL}$ ) との合計になります。無信号時消費電力は、規定の無負荷時電源電流とデバイスにかかる電源電圧全体との単純な積です。 $P_{DL}$  は所要の出力信号および負荷に依存しますが、グラウンドに接続された抵抗性負荷については、出力が各電源電圧 (等しい値の両電源電圧の場合) の1/2の電圧に固定の場合に  $P_{DL}$  は最大になります。この条件下では  $P_{DL} = V_S^2 / (4 \times R_L)$  であり、 $R_L$  には帰還回路網の負荷が含まれています。

なお、内部電力消費を定めるのは負荷での電力ではなく、出力段での電力であることに注意願います。

最悪ケースの例として、最大  $T_J$  を図26の回路における1個の OPA3875 について計算します。このとき、デバイスは +85°C の最大規定周囲温度で動作し、3出力すべてがグラウンド接続された 100Ω 負荷を +2.5V にドライブしているとすると、

$$P_D = 10V \times 36mA + 3(5^2/4 \times (100\Omega \parallel 804\Omega)) = 571mW$$

$$\text{Maximum } T_J = +85^\circ\text{C} + (0.57W \times 85^\circ\text{C}/W) = 133^\circ\text{C}$$

この最悪ケース条件は最大接合温度の +150°C に接近しつつあります。通常、このような極端なケースに遭遇することはありません。しかし、内部電力消費には注意深い配慮が必要です。

## 基板レイアウトのガイドライン

OPA3875 のような高周波アンプの最適性能を引き出すには、基板レイアウトによる寄生および外付け部品の種類に注意深い配慮が必要になります。性能を最適化する推奨事項には以下のものがあります。

### a) すべての信号 I/O 端子について、AC グラウンドに対するあらゆる寄生容量を最小限にする。

出力端子の寄生容量は、不安定性の要因になります。また、非反転入力における寄生容量は、信号源インピーダンスと作用して不本意な帯域制限を引き起こします。望ましくない容量を低減するには、信号 I/O 端子の周囲にあるすべてのグラウンドと電源プレーンで、信号端子を囲む窓を開きます。それ以外では、グラウンドと電源のプレーンを基板上の全面で連続した形状にします。

### b) 電源端子から高周波 0.1μF デカップリング・コンデンサまでの距離を最小限 (0.25 インチ以下) にする。

デバイス端子では、グラウンドおよび電源プレーンを信号 I/O 端子に接近しないようにレイアウトします。電源およびグラウンド・トレースの狭い形状は避け、端子とデカップリング・コンデンサの間のインダクタンスを最小限にします。電源の配線 (9、11、13、および 15 ピンにて) は、コンデンサで常にデカップリングします。2電源間 (両電源動作の場合) にオプションで電源デカップリング・コンデンサを接続すると、2次高調波歪み特性が改善されます。低周波に有効な大容量のデカップリング・コンデンサ (2.2μF ~ 6.8μF) も、主な電源端子で使用します。これらの大容量コンデンサは、デバイス端子から少しばかり離して、PCB の同じ領域にある数デバイスで共有することができます。

### c) 外付け部品を注意深く選定および配置すると、OPA3875 の高周波特性を保つことができる。

抵抗は非常に低リアクタンスのものにします。表面実装型抵抗が最適であり、全体のレイアウトを高密度にできます。金属皮膜で炭素組成の軸方向にリードがついた抵抗も、良好な高周波特性になります。ここでも、抵抗のリードおよび PCB トレース長は、できるだけ短くします。高周波アプリケーションでは、決して巻線型抵抗を使用してはなりません。非反転入力の終端抵抗のような他の回路網部品も、パッケージの近くに配置します。

### d) 他の広帯域デバイスとは、短い直線トレースあるいは基板上の伝送ラインで接続。

短い配線に関しては、トレースと次のデバイスへの入力は容量性負荷と見なします。比較的幅の広いトレース (50mil ~ 100mil) を使用し、その配線の周辺ではグラウンドおよび電源プレーンを開けることが好ましいです。配線全体の容量を見積もり、図5から  $R_S$  を設定します。OPA3875 は名目で 2pF の寄生負荷で動作するように補償されているので、低容量性負荷 (< 5pF) には必要ありません。長いトレースが必要であり、かつ 2重終端伝送ラインに固有の 6dB の信号損失が許される場合、マイクロ・ストリップあるいはストリップ・ライン技術を使用して (マイクロ・ストリップあるいはストリップ・ライン技術については、ECL 設計ノートブックを参照)、インピーダンス・マッチングのとれた伝送ラインを実装します。通常、50Ω 環境は基板上で不要です。実は、高いインピーダンス環境では、「歪み対負荷」曲線で示すように歪みは改善されます。

基板材質とトレース寸法によって決まる基板トレースの特性インピーダンスで、OPA3875の出力からのトレースに直列にマッチング抵抗が使用されます。同様に、次のデバイスの入力で終端用のシャント抵抗が使用されます。また、終端インピーダンスは、シャント抵抗と次のデバイスの入力インピーダンスとの並列値になることにも注意してください。この合計の実効インピーダンスは、トレースのインピーダンスと整合するように設定します。OPA3875の出力電圧および電流能力が高いため、複数の次デバイスを、それぞれが直列およびシャントの終端抵抗を持つ分離された伝送ラインとして取り扱えます。2重終端伝送ラインの6dBの減衰が許されない場合、長いトレースは信号源側でのみ直列終端することができます。この場合、トレースを容量性負荷として取り扱い、直列抵抗値を図5で示すように設定します。この方法では、2重終端ラインほどの信号忠実度は維持されません。次デバイスの入力インピーダンスが低い場合、直列出力および終端インピーダンスで形成される分圧器により、ある程度の信号の減衰があります。

**e) OPA3875のような高速デバイスをソケットで使用することは推奨できない。**

ソケットのために増加するリード長および端子間容量により、非常に厄介な寄生回路網が形成され、円滑で安定な周波数応答を実現するのはほとんど不可能になります。OPA3875を基板上に半田付けすると、最適な結果が得られます。

**入力およびESD保護**

OPA3875は、非常に高速なコンプリメンタリ・バイポーラ・プロセスで造られています。また、本デバイスは非常に微細なため、内部接合のブレイクダウン電圧が比較的低くなります。このブレイクダウン電圧は「絶対最大定格」に規定されています。すべてのデバイス端子には、図31に示すような電源に接続された内部ダイオードによる、制限されたESD保護回路があります。

これらのダイオードにより、電源電圧を超える入力過電圧に対する適度な保護も得られます。保護ダイオードは、標準で30mAの連続電流に対応することができます。より大電流があり得る場合(例えば、±15V電源のデバイスがOPA3875をドライブするシステム)、電流制限用の直列抵抗を2端子間(EN, SEL)に追加します。この抵抗値が大きいとノイズ特性および周波数応答が悪化するため、抵抗値はできるだけ低くします。

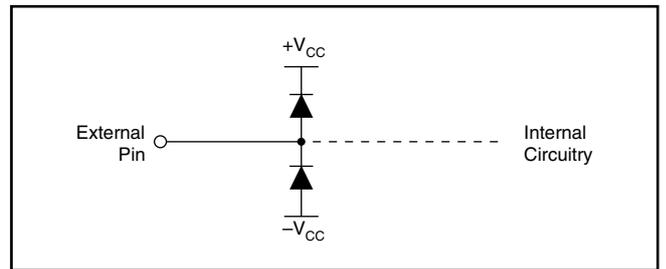


図31. 内部ESD保護

# パッケージ・オプション

## パッケージ情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
OPA3875IDBQ	ACTIVE	SSOP/ QSOP	DBQ	16	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA3875IDBQG4	ACTIVE	SSOP/ QSOP	DBQ	16	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA3875IDBQR	ACTIVE	SSOP/ QSOP	DBQ	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
OPA3875IDBQRG4	ACTIVE	SSOP/ QSOP	DBQ	16	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

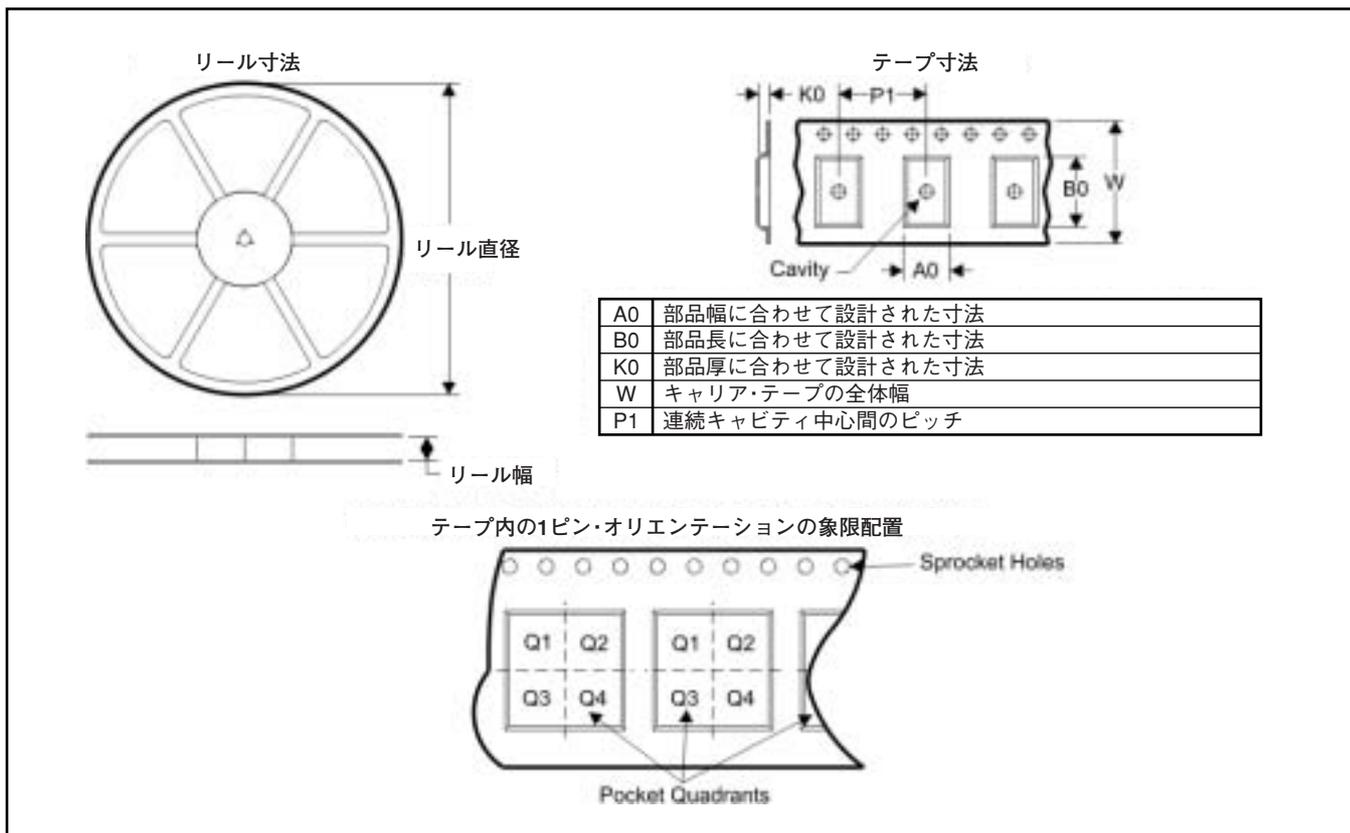
**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

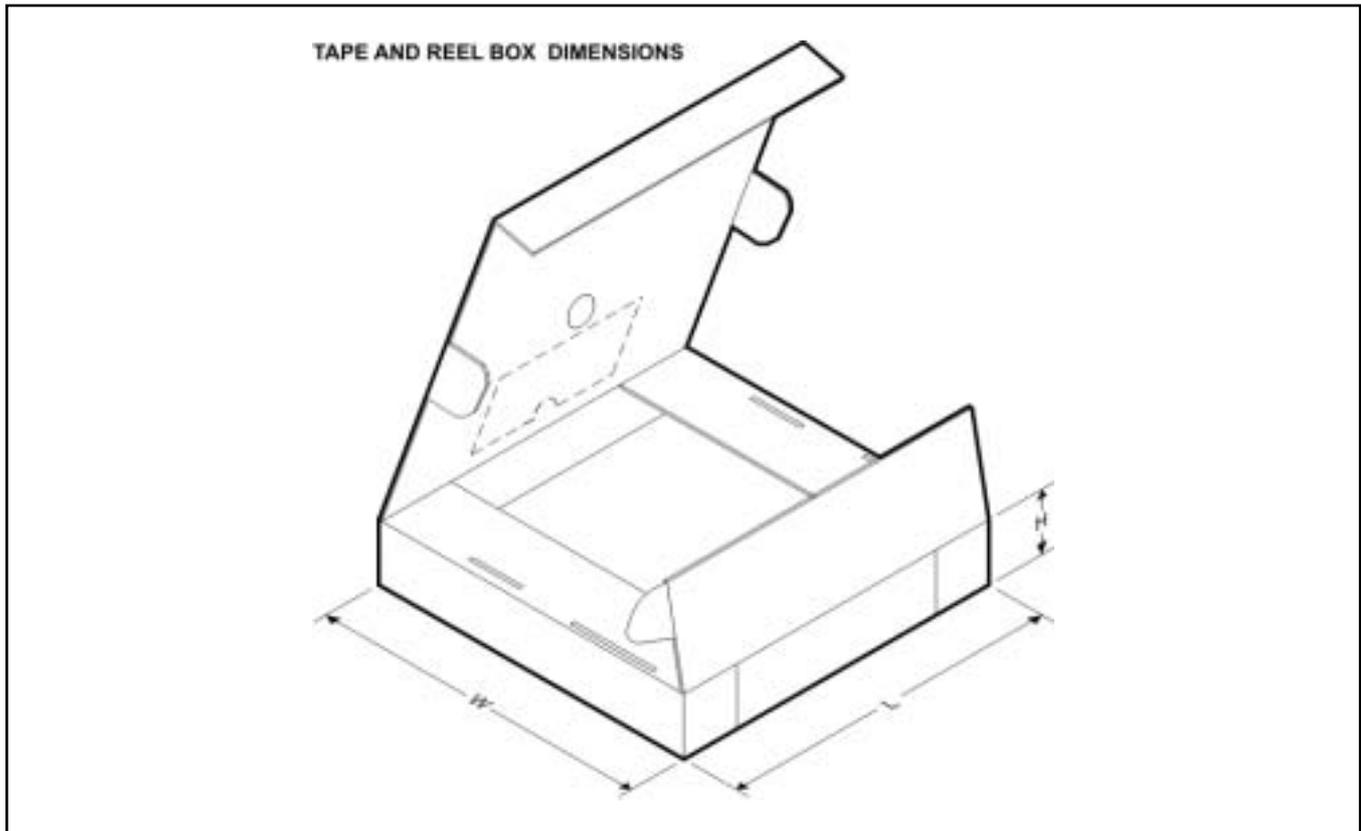
**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

パッケージ・マテリアル情報  
テープおよびリール・ボックス情報

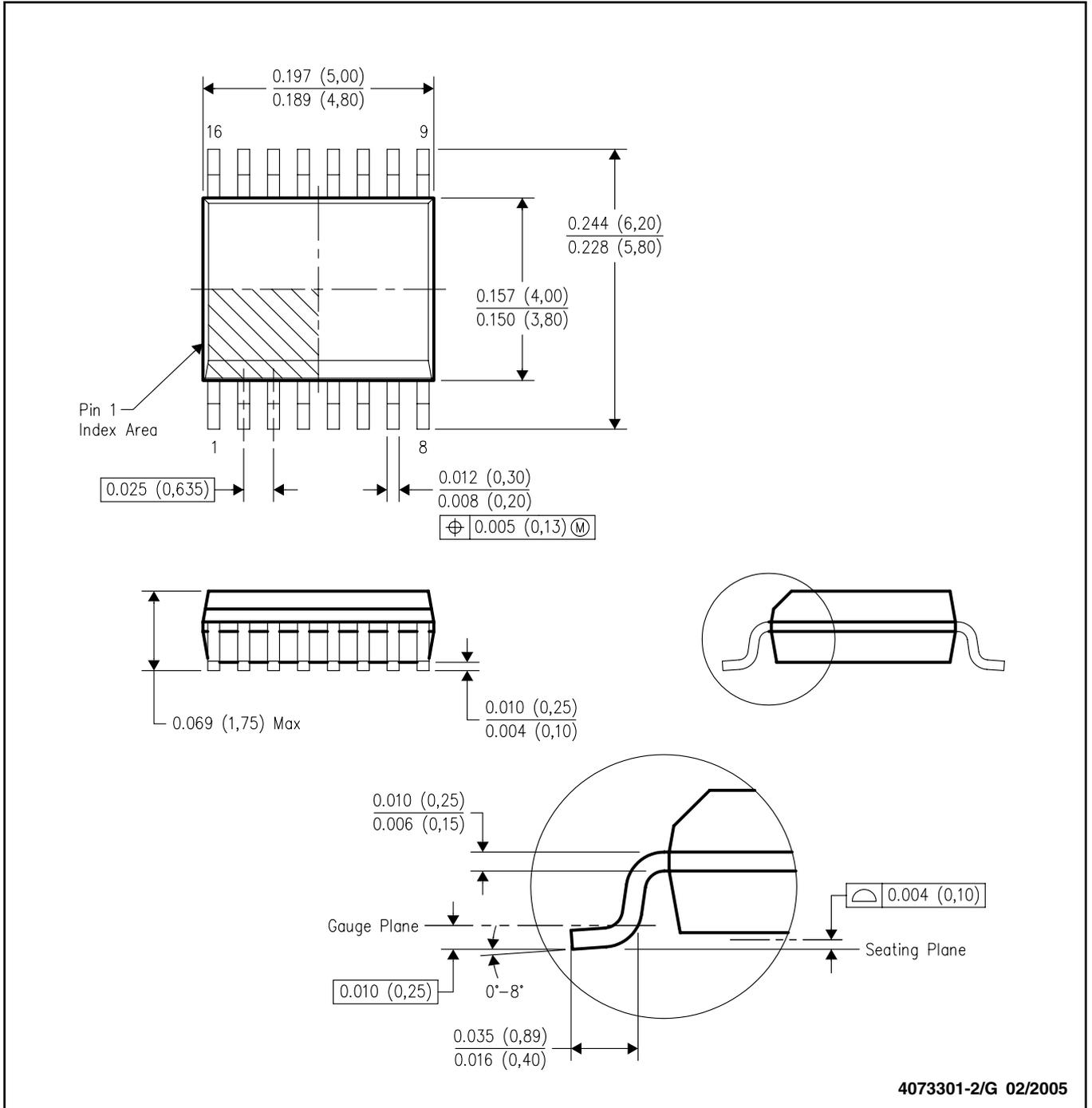


Device	Package	Pins	Site	Reel Diameter (mm)	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA3875IDBQR	DBQ	16	SITE 41	330	12	6.4	5.2	2.1	8	12	Q1

## パッケージ・マテリアル情報



Device	Package	Pins	Site	Length (mm)	Width (mm)	Height (mm)
OPA3875IDBQR	DBQ	16	SITE 41	346.0	346.0	29.0



- 注：A. 直線寸法はすべてインチ(ミリメートル)です。  
 B. 本図は予告なく変更することがあります。  
 C. ボディ長には、モールド・フラッシュや突起は含まれません。  
 モールド・フラッシュおよび突起は、片側で0.006(0,15)を超えることはありません。  
 D. JEDEC MO-137バリエーションABに準拠します。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIJの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIJが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認を意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIJのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIJは、そのような変更された情報や複製については何の義務も責任も負ひません。

TIJの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIJの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2008, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使用すること。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上