









ADS131B26-Q1 JAJSP22 - SEPTEMBER 2022

ADS131B26-Q1 電流、電圧、温度測定の車載用アナログ・フロント・エンド、 バッテリ管理システム用

1 特長

- 車載アプリケーション向けに AEC-Q100 認定済み
 - 温度グレード 1:-40℃~+125℃、T_Δ
- 機能安全準拠製品向け
 - 機能安全アプリケーション向けに開発
 - ISO 26262 システムの設計に役立つ資料を製品リ リース時に提供予定
 - ASIL Dまでを対象の決定論的対応能力
 - ASIL D までを対象のハードウェア機能
- 電流シャント測定用の 2 つの同時サンプリング 24 ビッ ► ADC (ADC1A, ADC1B)
 - データ・レートをプログラム可能:500SPS~ 64kSPS
 - フルスケール・レンジをプログラム可能:±39mV~ ±312.5mV
 - オフセット誤差 (グローバル・チョップ・モード):2µV (最大値)
 - ゲイン・ドリフト:15ppm/℃ (最大値)
 - ADC ごとにスレッショルドとグリッチ除去時間をプロ グラム可能なデジタル過電流コンパレータ
- 電圧測定用の 2 つの同時サンプリング 24 ビット ADC (ADC3A, ADC3B)
 - データ・レートをプログラム可能:500SPS~ 64kSPS
 - フルスケール・レンジをプログラム可能:±312.5mV \sim ±1.25V
- 電圧および温度測定用の2つの多重化16ビット ADC (ADC2A, ADC2B)
 - ADC ごとに 8 つの入力チャネル
 - フルスケール・レンジをプログラム可能:±312.5mV \sim ±1.25V
 - チャネル・オートシーケンス機能

2 アプリケーション

- 車載用バッテリ管理システム (BMS):
 - 電流シャント測定
 - 外付けの分圧抵抗を使用した電圧測定
 - サーミスタまたはアナログ出力温度センサを使用し た温度測定

3 概要

ADS131B26-Q1 は、電気自動車 (EV) バッテリ管理シス テム (BMS) 用の包括的なアナログ・フロントエンド (AFE) です。2 つの同時サンプリング、高精度、24 ビット ADC チャネル (ADC1A、ADC1B) を内蔵しており、外付けのシ ャント抵抗を使用して高い分解能と精度でバッテリ電流を 冗長測定できます。2 つの独立したデジタル過電流検出 コンパレータは、2 つの ADC と並列に動作し、高速な過 電流検出を実現します。

2 つの同時サンプリング 24 ビット ADC (ADC3A、 ADC3B) がもう 1 組内蔵されており、外付けの高電圧抵 抗分圧器を使用してバッテリ電流と同期してバッテリ・パッ ク電圧を測定し、充電状態とバッテリ状態の正確な計算を 実行できます。

さらに 2 つの多重化 16 ビット ADC (ADC2A、ADC2B) が利用可能であり、サーミスタやアナログ出力温度センサ などの外部温度センサを使用してシャント温度を測定する ことや、システム内の他の電圧を測定することができます。

本デバイスは、ランダムなハードウェア障害を軽減および 検出できる多数の監視 / 診断機能を内蔵しているため、 機能安全 BMS の開発が容易になります。

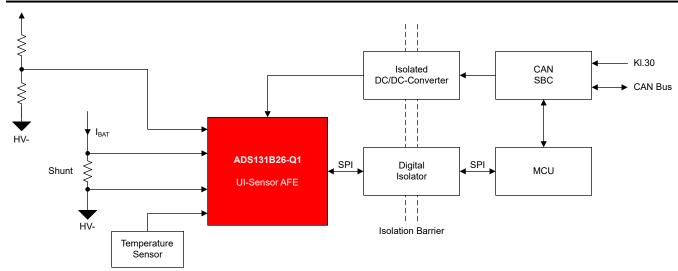
ADS131B26-Q1 は、48 ピン HTQFP パッケージで供給 され、車載用温度範囲の -40℃~+105℃で動作が規定さ れています。

パッケージ情報⁽¹⁾

部品番号	パッケージ	本体サイズ (公称)	
ADS131B26-Q1	PHP (HTQFP, 48)	7.00mm × 7.00mm	

利用可能なすべてのパッケージについては、このデータシートの 末尾にある注文情報を参照してください。





EV BMS 電流センス・モジュール (CSM) のシステム・ブロック図



4 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

4.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on ti.com. Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

4.2 サポート・リソース

TI E2E[™] サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

4.3 Trademarks

TI E2E[™] is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

4.4 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

4.5 Glossary

TI Glossary

This glossary lists and explains terms, acronyms, and definitions.

5 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.



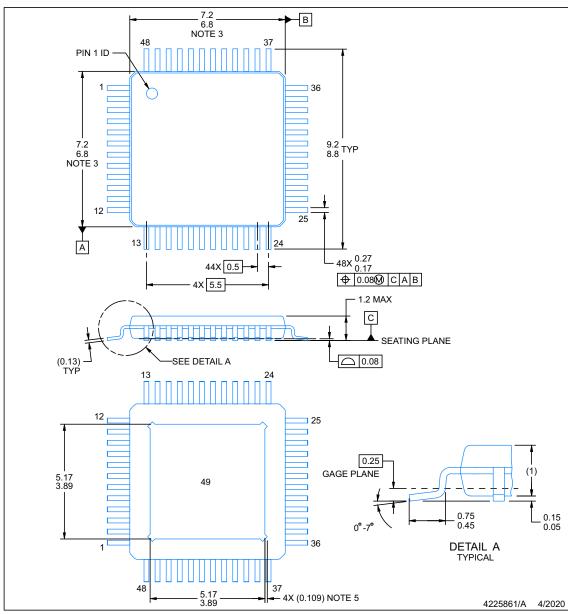
5.1 Mechanical Data

PACKAGE OUTLINE

PHP0048G

$\textbf{PowerPAD}^{\text{\tiny{TM}}} \ \textbf{HTQFP - 1.2 mm max height}$

PLASTIC QUAD FLATPACK



NOTES:

PowerPAD is a trademark of Texas Instruments

- All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
 This drawing is subject to change without notice.
 This drawing is odes not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not
- exceed 0.15 mm per side.

 4. Reference JEDEC registration MS-026.
- 5. Feature may not be present.



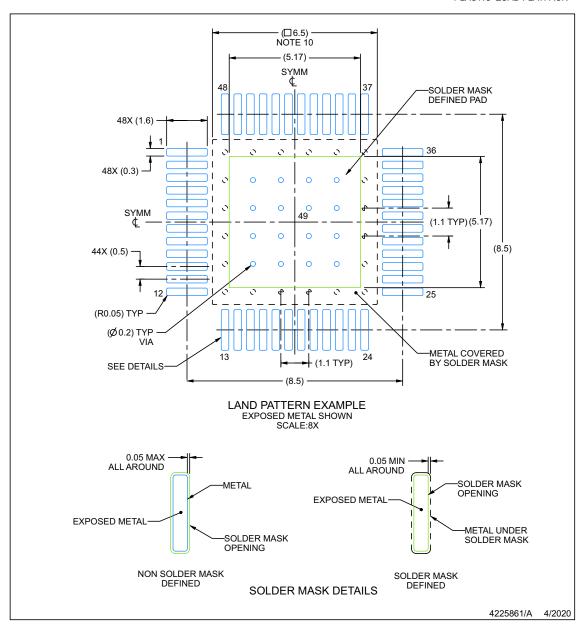


EXAMPLE BOARD LAYOUT

PHP0048G

PowerPAD[™] HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



- 6. Publication IPC-7351 may have alternate designs.
- Solder mask tolerances between and around signal pads can vary based on board fabrication site.
- 8. This package is designed to be soldered to a thermal pad on the board. See technical brief, Powerpad thermally enhanced package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
- 9. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.
- 10. Size of metal pad may vary due to creepage requirement.



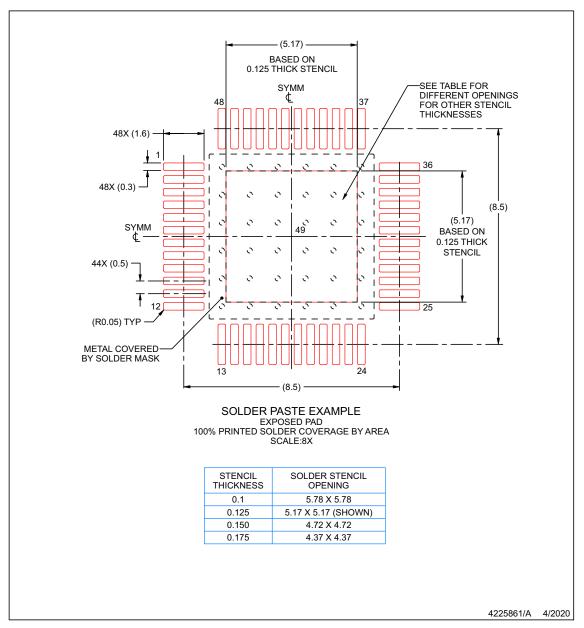


EXAMPLE STENCIL DESIGN

PHP0048G

PowerPAD[™] HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



- Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 12. Board assembly site may have different recommendations for stencil design.



www.ti.com 8-Sep-2023

PACKAGING INFORMATION

Orderable Device	Status	Package Type	Package Drawing	Pins	Package Qty	Eco Plan	Lead finish/ Ball material	MSL Peak Temp	Op Temp (°C)	Device Marking (4/5)	Samples
							(6)				
ADS131B26QPHPRQ1	ACTIVE	HTQFP	PHP	48	1000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 125	131B26Q	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) RoHS: TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (CI) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

- (3) MSL, Peak Temp. The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.
- (4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.
- (5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.
- (6) Lead finish/Ball material Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

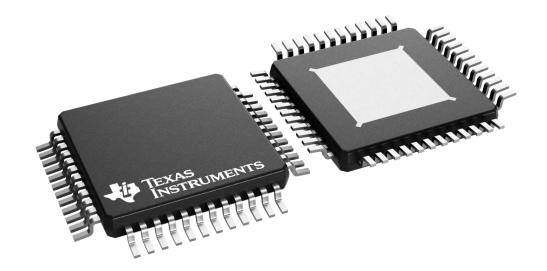
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

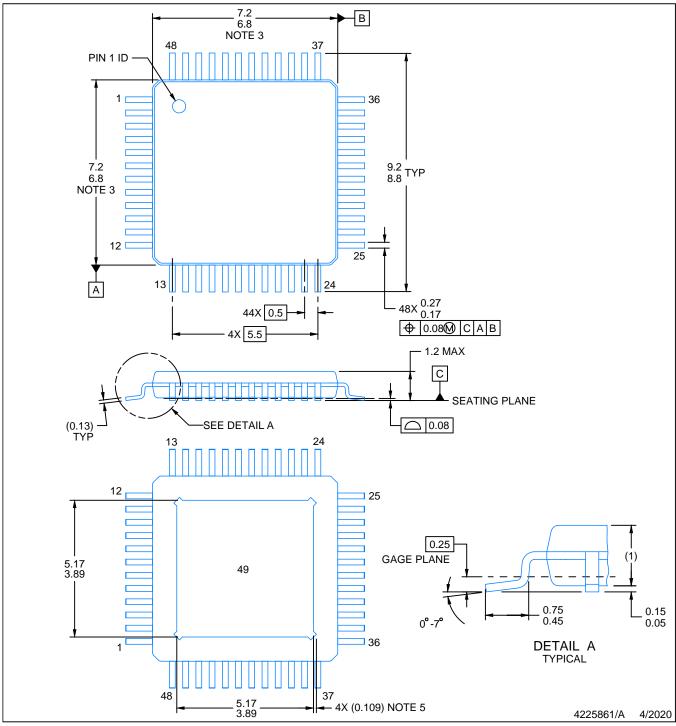
7 x 7, 0.5 mm pitch

QUAD FLATPACK

This image is a representation of the package family, actual package may vary. Refer to the product data sheet for package details.



PLASTIC QUAD FLATPACK



NOTES:

PowerPAD is a trademark of Texas Instruments.

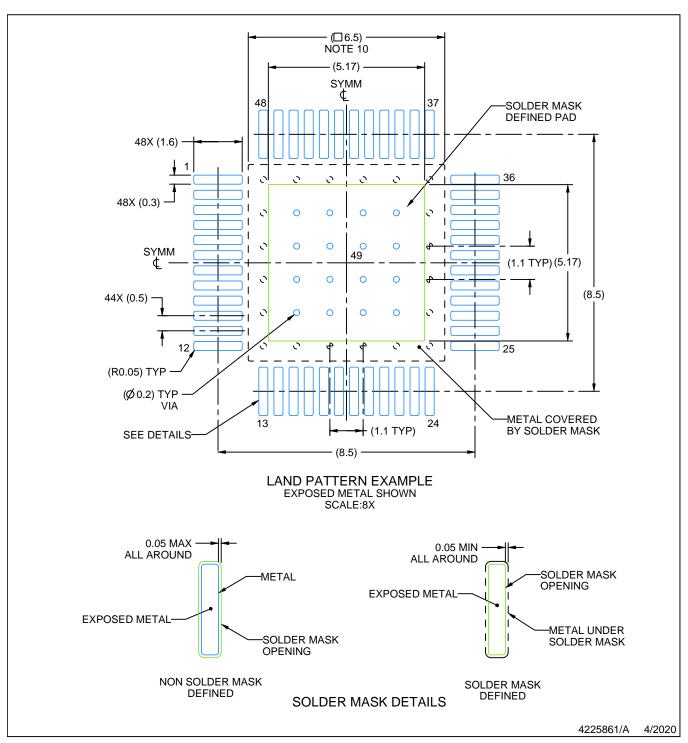
- 1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.

 2. This drawing is subject to change without notice.

 3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not
- exceed 0.15 mm per side.
 4. Reference JEDEC registration MS-026.
- 5. Feature may not be present.



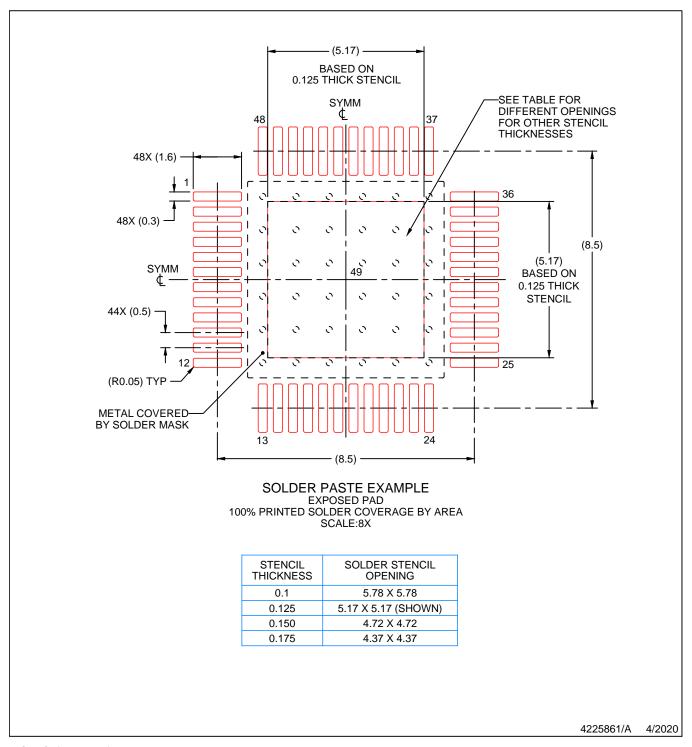
PLASTIC QUAD FLATPACK



- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
- 8. This package is designed to be soldered to a thermal pad on the board. See technical brief, Powerpad thermally enhanced package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
- 9. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.
- 10. Size of metal pad may vary due to creepage requirement.



PLASTIC QUAD FLATPACK



- 11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
- 12. Board assembly site may have different recommendations for stencil design.



重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TIはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2023, Texas Instruments Incorporated